

Pytanie 5

Niepoprawnie

Punkty: 0,00 z 2,00

Pamięć dynamiczna RAM

Wybierz wszystkie poprawne:

- ☒ a. posiada sygnały RAS,CAS,WE; ✓
- ☒ b. przechowuje dane za pomocą sposobu polaryzacji układu bramek ✗
- ☐ c. wymaga odświeżania zawartości przy odczycie
- ☐ d. przechowuje dane za pomocą ładunku elektrycznego zapisanego w kondensatorze
- ☐ e. charakteryzuje się multipleksacją adresu
- ☐ f. jest szybsza od pamięci statycznej RAM

Twoja odpowiedź jest niepoprawna.

Pytanie 6

Poprawnie

Punkty: 2,00 z 2,00

Podaj równanie sygnału na wejściu T przerzutnika T naśladującego działanie przerzutnika JK. Q oznacza wyjście przerzutnika T.

W postaci skróconej funkcji przyjęto następujące wagi Q-4, J-2, K-1, a **wymagany** format odpowiedzi to:

$T(Q,J,K) = \text{SUM}(\dots), d(\dots)$

Odpowiedź: $T(Q,J,K) = \text{SUM}(2,3,5,7), d()$ ✗

Komentarz:



[Strona główna](#) / [Moje kursy](#) / [WliT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliT-Inf-st-I\]](#) / [Podstawy techniki cyfrowej - 24/25 -Z](#)
/ [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 11:49
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 12:49
Wykorzystany czas	59 min. 52 sek.
Ocena	14,00 pkt. na 18,00 pkt. możliwych do uzyskania (77,78%)

**Informacja
zwrotna**

Gratuluje Państwu pozytywnych wyników egzaminu

Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskania punktów.

ocena 5 od 17 pkt - 6 osób

ocena 4,5 od 15 pkt - 14 osób

ocena 4 od 13 pkt - 30 osób

ocena 3,5 od 11 pkt - 24 osoby

ocena 3 od 8 pkt - 43 osoby

W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przesyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.

Pytanie 1

Zakończone

Punkty: 0,00 z 4,00

Na podstawie ogólnych równań sumatora podaj równania bool'owskie **iteracyjnego kombinacyjnego** sumatora **odejmującego** wartość 1 od liczby binarnej wielobitowej zapisanej w kodzie uzupełnieniowym. Równania układu iteracyjnego wykorzystują sygnały bieżącej i poprzedniej iteracji.

 $y(0) = ?$ $c(0) = ?$ $y(n) = ?$ $c(n) = ?$ $y(0) = a(0) \text{ xor } 1$ $c(0) = a(0) \text{ and } 1$ $y(n) = a(n) \text{ xnor } c(n-1)$ $c(n) = a(n) \text{ and } 1$

Komentarz:

 $Y0 = a0'$

- $C0 = a0$

 $n > 0$

- $yn = an' \text{ xor } c(n-1)$

- $cn = an \text{ or } c(n-1)$

Pytanie 2

Poprawnie

Punkty: 4,00 z 4,00

Proszę wykonać optymalizację ŁĄCZNĄ 2 funkcji $F1(c,b,a) = \text{SUMA}(2,4,5,6,7)$ i $F2(c,b,a) = \text{SUMA}(1,2,3)$ (wagi zmiennych a-1, b-2, c-4).

Proszę zapisać postacie funkcji po wykonaniu optymalizacji łącznej jako iloczyn sum. Przykładowy format odpowiedzi: $F1 = (a+b'+c)(b+c')$ $F2 = b'+c$

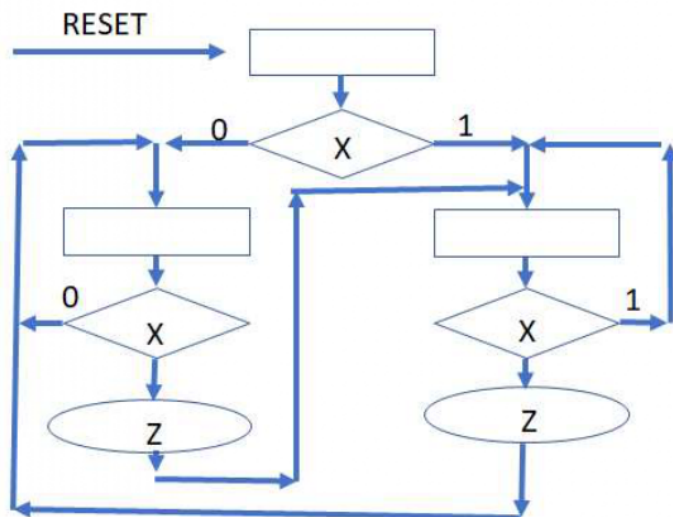
Funkcje proszę podać w kolejności f1 f2 a zmienne proszę podać w iloczynach w porządku alfabetycznym.

Odpowiedź: $F1 = (a+b+c)(a'+c)$ $F2 = c'(a+b+c)$ 

Pytanie 3

Zakończone

Punkty: 4,00 z 4,00



W diagramie ASM prostokąty wskazują nowy stan układu cyfrowego. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik, multiplekser warunku i multiplekser wyboru sterowania. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę powiązać w opisie przygotowaną instrukcję z symbolem (G,L,P) obsługiwanego stanu automatu.
2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od początku proszę o podane **struktury binarnej instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

Instrukcja: A_i: if X then Z=Z_x, A+=A_j; else Z=Z_y, A+=A_i+1

Kod:

S0: A0: if X then Z=0, A+=A2; else Z=0, A+=A1

S1: A1: if X' then Z=0, A+=A1; else Z=1, A+=A2

S2: A2: if X' then Z=1, A+=A1; else Z=0, A+=A3

S2: A3: if 1 then Z=0, A+=A2; else Z=0, A+=A4

Struktura binarna instrukcji:

Ponieważ mamy jedną zmienną sterującą, która przyjmuje wartość Z=0 lub Z=1, to możemy na nią przeznaczyć 1 bit (0,1). W kodzie mamy 4 instrukcje, więc adres skoku zapiszemy na 2 bitach (00,01,10,11). Dodatkowo mamy 3 możliwe warunki (X,X',1), więc przeznaczymy na nie 2 bity (00,01,10). W reprezentacji binarnej instrukcji musimy zawrzeć 2 razy zmienną sterującą w zależności od warunku. Zatem struktura będzie wyglądała w następujący sposób:

2 bity warunku | 1 bit zmiennej sterującej dla spełnionego warunku | 1 bit zmiennej sterującej dla niespełnionego warunku | 2 bity adresu skoku, jeżeli warunek jest spełniony

Na przykład pierwsza instrukcja: 01 0 0 10

Komentarz:

Pytanie 4

Poprawnie

Punkty: 2,00 z 2,00

Na wejściu bramki NOT w chwili $t=0$ pojawiło się zbocze narastające.

Kolejne zmiany tego sygnału pojawiły się w chwilach:

10,20,30,40,50,60 (ns)

Proszę określić momenty zmian na wyjściu bramki jeżeli:

- w modelu bramki uwzględniane jest zarówno opóźnienie transportowe jak i opóźnienie inercyjne
- czas propagacji wynosi $t_{pHL}=2\text{ns}$ a $t_{pLH}=1\text{ns}$
- czas pochłaniania wynosi 3 ns

Format odpowiedzi: liczby oddzielone spacjami np.

5 6 77 88 1000

Odpowiedź: 2 11 22 31 42 51 62



Pytanie 5

Zakończzone

Punkty: 2,00 z 2,00

Czy postaci funkcji przełączających 4 zmiennych zapisane w postaci kanonicznej w następujące sposoby (zmienne podano w kolejności rosnących wag zmiennych użytych do zapisu numeru kombinacji):

$f_1(a,b,c,d) = \text{SIGMA}(0,1)$ i

$f_2(a,b,c,d) = \text{PI}(2,3,4,5,6,7)$

są sobie równoważne ?

Proszę uzasadnić odpowiedź.

Nie, ponieważ mają funkcje mają różne tablice Karnaugh. Można to też uzasadnić w ten sposób, że skoro f_2 przyjmuje wartość 0 dla 2,3,4,5,6,7, to przyjmuje wartość 1 dla pozostałych wartości (0,1,8,9,10,11,12,13,14,15). Natomiast f_1 nie przyjmuje wartości 1 dla większości tych argumentów, więc nie są równoważne.

Komentarz:

Pytanie **6**

Zakończone

Punkty: 2,00 z 2,00

Proszę określić sposób podłączenia sygnałów X,Y,0,1 na wejścia miltipleksera z dwoma wejściami adresowymi (wejście ADR0 ma mniejszą wagę), aby zrealizować funkcję $F=X \text{ NOR } Y$

wymagany format odpowiedzi:

MUXA: WE0= WE1= WE2=..... WE3= ADR0= ADR1=

MUXA: WE0=1 WE1=0 WE2=0 WE3=0 ADR0=Y ADR1=X

Komentarz:

[Strona główna](#) / [Moje kursy](#) / [WliIT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliIT-Inf-st-I\]](#) / [Podstawy techniki cyfrowej - 24/25 -Z](#)
/ [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 09:05
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 10:05
Wykorzystany czas	1 godzina
Ocena	14,50 pkt. na 18,00 pkt. możliwych do uzyskania (80,56%)

**Informacja
zwrotna**

Gratuluje Państwu pozytywnych wyników egzaminu

Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskania punktów.

ocena 5 od 17 pkt - 6 osób

ocena 4,5 od 15 pkt - 14osób

ocena 4 od 13 pkt - 30 osób

ocena 3,5 od 11 pkt - 24 osoby

ocena 3 od 8 pkt - 43 osoby

W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przesyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.

Pytanie 1

Zakończzone

Punkty: 4,00 z 4,00

Na podstawie analizy kodów Greya i kodu NKB zapisanych na 3 bitach zapisz równania bool'owskie iteracyjnego kombinacyjnego transkodera z kodu Greya na kod NKB.

n2 - najstarszy bit NKB

g2 - najstarszy bit w kodzie Greya

n1 - środkowy bit w NKB

g1 - środkowy bit w kodzie Greya

n0 - najmłodszy bit w NKB

g0 - najmłodszy bit w kodzie Greya

$n2 = g2$

$n1 = n2 \text{ xor } g1 = n2g1' + n2'g1$

$n0 = n1 \text{ xor } g0 = n1g0' + n1'g0$

Komentarz:

Pytanie 2

Poprawnie

Punkty: 4,00 z 4,00

Proszę wykonać optymalizację ŁĄCZNĄ 2 funkcji $F1(c,b,a) = \text{SUMA}(2,4,5,6,7)$ i $F2(c,b,a) = \text{SUMA}(1,2,3)$ (wagi zmiennych a-1, b-2, c-4).

Proszę zapisać postacie funkcji po wykonaniu optymalizacji łącznej jako sumę iloczynów. Przykładowy format odpowiedzi: $F1 = ab'c + bc'$ $F2 = b'c$

Funkcje proszę podać w kolejności f1 f2 a zmienne proszę podać w iloczynach w porządku alfabetycznym.

Odpowiedź:

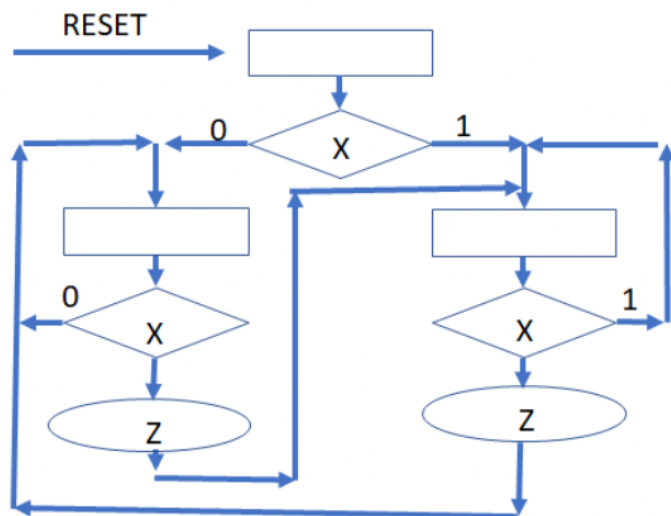


Komentarz:

Pytanie 3

Zakończzone

Punkty: 2,50 z 4,00



W diagramie ASM prostokąty wskazują nowy stan układu cyfrowego. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik, multiplekser warunku i multiplekser wyboru sterowania. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę powiązać w opisie przygotowaną instrukcję z symbolem (G,L,P) obsługiwanego stanu automatu.
2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od początku proszę o podane **struktury binarnej instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

Dostępna instrukcja: $A_i: Z = \{ \} \text{ if } X' \text{ then } A_i += A_i + 1 \text{ else } A_i += A_j$

A0: $Z = \{ \} \text{ if } X' \text{ then } A_i += A_1 \text{ else } A_i += A_3$

A1: $Z = \{ \} \text{ if } X' \text{ then } A_i += A_2 \text{ else } A_i += A_3$

A2: $Z = Z \text{ if } 1 \text{ then } A_i += A_3 \text{ else } A_i += A_3$

A3: $Z = \{ \} \text{ if } X' \text{ then } A_i += A_4 \text{ else } A_i += A_3$

A4: $Z = Z \text{ if } 1 \text{ then } A_i += A_1 \text{ else } A_i += A_3$

3 bity - numer instrukcji (A0-A4)

1 bit - sprawdzenie warunku (0 - if X', 1 - if 1)

3 bity - następny stan (A0-A4)

1 bit - wartość Z (0 = {}, 1 = Z)

Komentarz:

A0: $Z = \{\}$ if X' then $A_i += A1$ else $A_i += A3$

A1: $Z = \{\}$ if X' then $A_i += A2$ else $A_i += A3$

A2: $Z = Z$ if 1 then $A_i += A3$ else $A_i += A3$

A3: $Z = \{\}$ if X' then $A_i += A4$ else $A_i += A3$

A4: $Z = Z$ if 1 then $A_i += A1$ else $A_i += A3$

niepoprawne przejścia i sterowane, rozkaz binarny bez sterowania warunkowego ?1

Pytanie **4**

Poprawnie

Punkty: 2,00 z 2,00

Na wejściu bramki NOT w chwili $t=0$ pojawiło się zbocze narastające.

Kolejne zmiany tego sygnału pojawiły się w chwilach:

10,20,30,32,40,42,50,60 (ns)

Proszę określić momenty zmian na wyjściu bramki jeżeli:

- w modelu bramki uwzględniane jest zarówno opóźnienie transportowe jak i opóźnienie inercyjne
- czas propagacji wynosi $t_{pHL}=2\text{ns}$ a $t_{pLH}=3\text{ns}$
- czas pochłaniania wynosi 2 ns
- Format odpowiedzi: liczby oddzielone spacjami np.

5 6 77 88 1000

Odpowiedź:



Pytanie **5**

Zakończzone

Punkty: 0,00 z 2,00

Opisz i uzasadnij jaki stan lub zmiana stanu na wejściach zatrzasku RS bramkowanego zbudowanego z 4 bramek NOR jest problematyczna dla deterministycznej (czyli przewidywalnej) pracy zatrzasku?

Zmiana na jednym z wejść z 1 na 0, bo wtedy stan będzie się zmieniał nagle i będzie nieustalony

Komentarz:

nie por. schemat

Pytanie **6**

Poprawnie

Punkty: 2,00 z 2,00

Podaj równanie sygnału na wejściu D przerzutnika D naśladującego działanie przerzutnika T. Q oznacza wyjście przerzutnika D.

W postaciach skróconych funkcji przyjęto następujące wagi zmiennych Q-2, T-1, a **wymagany** format odpowiedzi to:

$D(Q,T) = \text{SUM}(\dots), d(\dots)$

Odpowiedź:



[Strona główna](#) / [Moje kursy](#) / [WliT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliT-Inf-st-I\]](#)
/ [Podstawy techniki cyfrowej - 24/25 -Z](#) / [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 13:17
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 14:06
Wykorzystany czas	49 min. 5 sek.
Ocena	17,75 pkt. na 18,00 pkt. możliwych do uzyskania (98,61%)
Informacja zwrotna	Gratuluje Państwu pozytywnych wyników egzaminu Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskania punktów. ocena 5 od 17 pkt - 6 osób ocena 4,5 od 15 pkt - 14osób ocena 4 od 13 pkt - 30 osób ocena 3,5 od 11 pkt - 24 osoby ocena 3 od 8 pkt - 43 osoby W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przesyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.

Pytanie 1

Zakończono

Punkty: 4,00 z 4,00

Na podstawie ogólnych równań sumatora podaj równania bool'owskie iteracyjnego kombinacyjnego sumatora **dodającego wartość 1** do liczby wielobitowej binarnej (w NKB). Równania układu iteracyjnego wykorzystują sygnały bieżącej i poprzedniej iteracji.

 $y(0) = ?$ $c(0) = ?$ $y(n) = ?$ $c(n) = ?$ $y(0) = a(0) \text{ xor } 1 = a(0)'$ $c(0) = a(0) \text{ and } 1 = a(0)$ $y(n) = a(n) \text{ xor } c(n-1) = a(n)' * c(n-1) + a(n) * c(n-1)'$ $c(n) = a(n) \text{ and } c(n-1) = a(n) * c(n-1)$

gdzie $a(0)$ to pierwszy bit liczby, $a(n)$ to bit 2^n liczby, a $c(n-1)$ to przeniesienie z poprzedniej iteracji

Komentarz:

Pytanie 2

Poprawnie

Punkty: 4,00 z 4,00

Proszę wykonać optymalizację ŁĄCZNĄ 2 funkcji $F1(c,b,a) = \text{SUMA}(2,4,5,6,7)$ i $F2(c,b,a) = \text{SUMA}(1,2,3)$ (wagi zmiennych $a-1, b-2, c-4$).

Proszę zapisać postacie funkcji po wykonaniu optymalizacji łącznej jako iloczyn sum. Przykładowy format odpowiedzi: $F1 = (a+b'+c)(b+c')$ $F2 = b'+c$

Funkcje proszę podać w kolejności $f1$ $f2$ a zmienne proszę podać w iloczynach w porządku alfabetycznym.

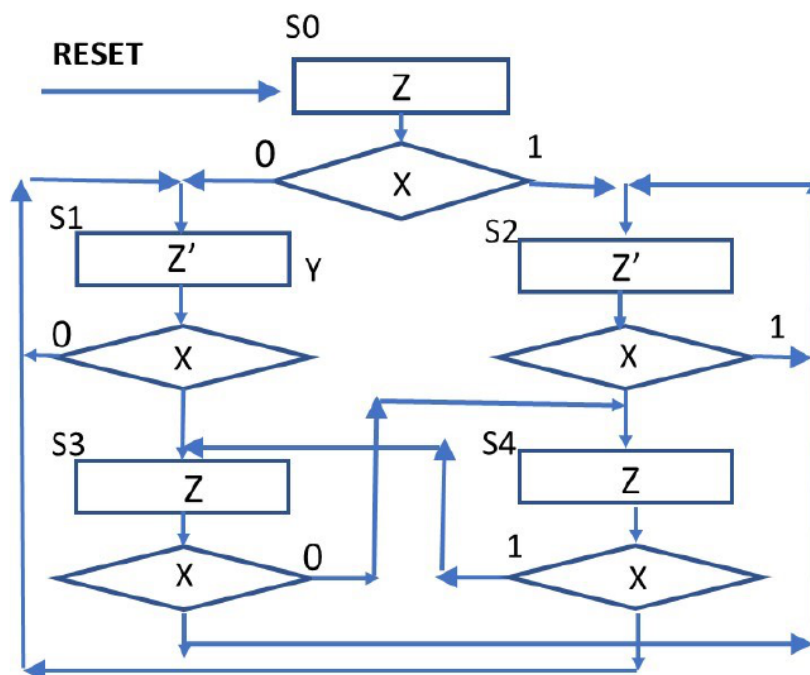
Odpowiedź: $F1 = (a+b+c)(a'+c)$ $F2 = (a+b+c)c'$ 

Komentarz:

Pytanie 3

Zakończone

Punkty: 3,75 z 4,00



W diagramie ASM prostokąty wskazują nowy stan układu cyfrowego. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik i multiplexer warunku. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM – specyfikujące działanie układu sterowania. Proszę powiązać w opisie przygotowaną instrukcję z numerem S0, S1, S2, S3, S4 obsługiwanego stanu automatu.

2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od adresu 0 proszę o podane **struktury binarnej instrukcji: określenie zawartości poszczególnych pól i uzasadnienia dla niezbędnego rozmiaru każdego pola instrukcji**.

Automat Moore'a

Dostępna instrukcja: $A_i : Z=0/1 \text{ if } x \text{ then } A+=A_i, \text{ else } A+=A_{i+1}$

S0 // A0: $Z=1 \text{ if } X \text{ then } A+=A3, \text{ else } A+=A1$

S1 // A1: $Z=0 \text{ if } X' \text{ then } A+=A1, \text{ else } A+=A2$

S3 // A2: $Z=1 \text{ if } X' \text{ then } A+=A4, \text{ else } A+=A3$

S2 // A3: $Z=0 \text{ if } X \text{ then } A+=A3, \text{ else } A+=A4$

S4 // A4: $Z=1 \text{ if } X \text{ then } A+=A2, \text{ else } A+=A5$

S4 // A5: $Z=1 \text{ if } 1 \text{ then } A+=A1, \text{ else } A+=A6$

Adresy

A0 = 000

A1=001

A2=010

A3=011

A4=100

A5=101

Ilość bitów operacyjnych = 1

Z=0 : 0

Z=1: 1

Ilość bitów warunkowych = 2

X=00

X'=01

1=10

Ilość bitów adresów skoku = 2

A1 = 00

A2 = 01

A3 = 10

A4 = 11

przykładowa instrukcja dla A0 do zapisu samej instrukcji potrzeba 5 bitów

000 10010

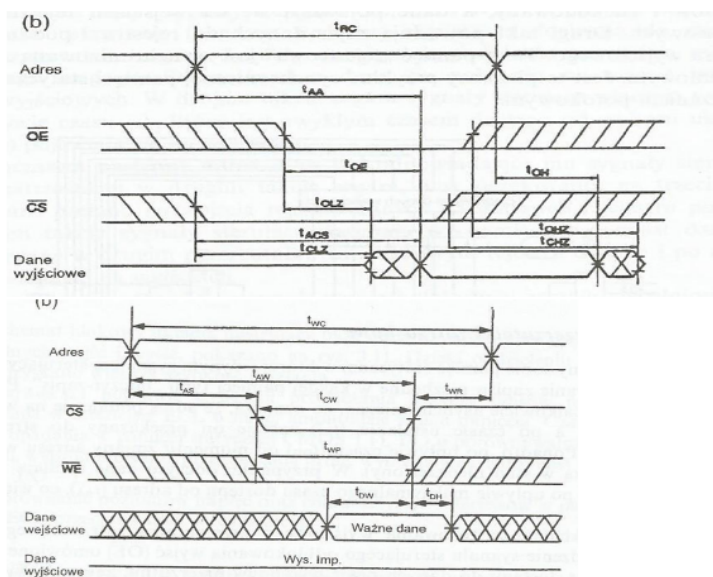
Komentarz:

S4 // A5: Z=1 if 1 then A+=A1, else A+=A6 - nadmiarowe sterowanie

Pytanie 4

Poprawnie

Punkty: 2,00 z 2,00



W katalogu zasady dostępu do pamięci określono typowymi, powyżej przedstawionymi wykresami.

Parametry pamięci to $t_{AA}=7\text{ns}$, $t_{ACS}=8\text{ns}$, $t_{DW}=7\text{ns}$, $t_{AW}=7\text{ns}$, $t_{CW}=7\text{ns}$, $t_{WP}=10\text{ns}$. Proszę odpowiedzieć na pytania dotyczące dwóch sytuacji - dostępu: odczytu i zapisu.

A) Kiedy pojawią się dane na wyjściu pamięci czytanej jeśli adres danych pojawia się 3 ns po sygnale wyboru pamięci? (sygnał na wejściu $WE'=1$) Należy podać czas pojawienia się poprawnych danych mierzony od momentu wybrania jednostki pamięci.

B) Podczas zapisu impuls $WE'=0$ trwał 10 ns. Czy zapis nastąpi poprawnie jeśli adres zmienił się 3 ns po zboczu opadającym na wejściach CS' i WE' , a następnie po 5 ns od ustalenia adresu pojawiły się dane?

C) Kiedy najwcześniej wystąpiłby moment poprawnego zapisu w sytuacji przedstawionej w punkcie B? Należy podać czas poprawnego zapisu mierzony od momentu wybrania jednostki pamięci.

Proszę założyć że pozostałe, nie wymienione w opisie zależności parametrów pamięci są spełnione.

Punkty pozytywne za rozwiązanie tego zadania zostaną przyznane w przypadku poprawnego podania wszystkich 3 informacji odpowiedzi.

Możliwe formaty odpowiedzi:

5 TAK 4

5 NIE 6

Odpowiedź: 10 NIE 15



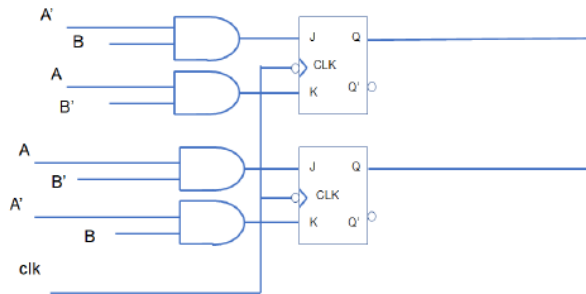
Pytanie 5

Poprawnie

Punkty: 2,00 z 2,00

W jakiej kolejności należy w poniższym układzie podawać bity 2 liczb ujemnych A i B w kodzie uzupełnieniowym, aby układ pełnił funkcję komparatora?

O czym informuje górne wyjście układu?



Odpowiedź: bity podawane są od najmłodszego, B>A



Komentarz:

Pytanie **6**

Zakończono

Punkty: 2,00 z 2,00

Proszę określić sposób podłączenia sygnałów X,Y,0,1 na wejścia multiplexera z dwoma wejściami adresowymi (wejście ADR0 ma mniejszą wagę), aby zrealizować funkcję $F=X \text{ NOR } Y$

wymagany format odpowiedzi:

MUXA: WE0= WE1= WE2=..... WE3= ADR0= ADR1=

MUXA: WE0=1 WE1=0 WE2=0 WE3=0 ADR0=Y ADR1=X

Komentarz:

Rozpoczęto	piątek, 14 lutego 2025, 10:27
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 11:01
Wykorzystany czas	34 min. 1 sek
Ocena	10,50 pkt. na 18,00 pkt. możliwych do uzyskania (58,33%)

**Informacja
zwrotna**

Gratuluje Państwu pozytywnych wyników egzaminu

Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskania punktów.

ocena 5 od 17 pkt - 6 osób

ocena 4,5 od 15 pkt - 14osób

ocena 4 od 13 pkt - 30 osób

ocena 3,5 od 11 pkt - 24 osoby

ocena 3 od 8 pkt - 43 osoby

W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przesyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.



Pytanie **1**

Zakończone

Punkty: 3,50 z 4,00

Podaj równania boolowskie pozwalające na realizację sumatora o antycypowanych (spodziewanych) przeniesieniach lub przeniesieniach wyznaczanych równolegle:

warunek generacji przeniesienia $G=$

warunek propagacji przeniesienia $P=$

suma $Y=$

przeniesienie $C=$

Proszę określić znacznie zmiennych występujących w równaniach

$$G=a*b$$

$$P=a \text{ XOR } b$$

$$Y = p \text{ XOR } c$$

$$C = P + G*c$$

$a, b \Rightarrow$ bity liczb

Komentarz:

c?



Pytanie **2**

Zakończone

Punkty: 0,00 z 4,00

Przy użyciu wyjść (QA, QB, QC....) licznika pseudopierścieniowego i bramek logicznych proszę wygenerować 2 sygnały zegarowe X i Y o okresie 8T i przesunięciu fazy o 4T oraz o wypełnieniu poziomem wysokim 1/4 i 1/8.

Proszę określić:

1. minimalną liczbę wymaganych przerzutników w układzie oraz zależność okresów zegara zewnętrznego Tclk i T
2. w jaki sposób należy przygotować poszczególne przerzutniki do pracy oraz
3. jakie funkcje sygnałów wyjść licznika pozwolą na uzyskanie wymaganych sygnałów X i Y bez **hazardu**.

Wymagany format odpowiedzi:

$X(QA, QB, \dots) = \text{SIGMA}(\dots)$ $Y(QA, QB, \dots) = \text{SIGMA}(\dots)$ zmienne podano w kolejności malejących wag
oraz **równania w postaci minimalnej** (po optymalizacji) jako suma iloczynów.

1. 4 przerzutniki

X będzie wypełniony poziomem wysokim czasem 2T w ciągu okresu 8T

Y będzie wypełniony poziomem wysokim czasem 1T w ciągu okresu 8T

2. przerzutniki należy wyzerować

3.

$X(QA, QB, QC, QD) = \text{SIGMA}(1, 2) + d(9, 10, 11, 12, 13, 14, 15)$

$X(QA, QB, QC, QD) = B'D'$

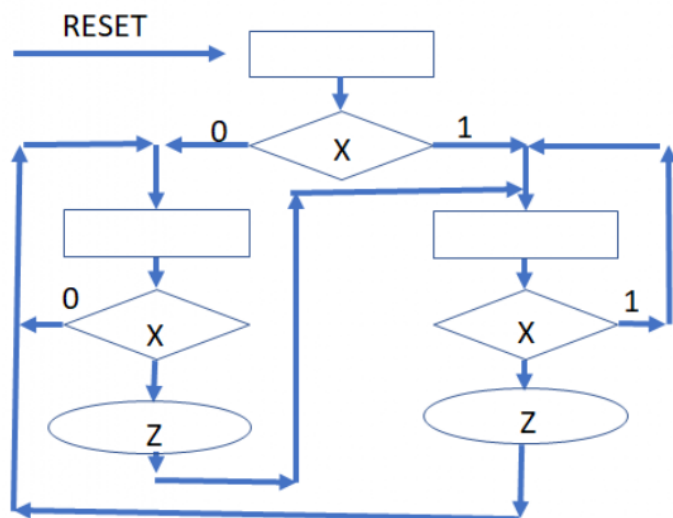
$Y(QA, QB, QC, QD) = \text{SIGMA}(5) + d(9, 10, 11, 12, 13, 14, 15)$

$Y(QA, QB, QC, QD) = AD$

Komentarz:

licznik nie posiada stanu 5





W diagramie ASM prostokąty wskazują nowy stan układu cyfrowego. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik i multiplexer warunku. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę powiązać w opisie przygotowaną instrukcję z symbolem (G,L,P) obsługiwanego stanu automatu.

2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od adresu 0 proszę o podane **struktury binarnej instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

Dostępna instrukcja

$A_i: Z=\{ \}$ if X then $A+=A_j$ else $A_i+=1$

A0: $Z=0$ if X then $A+= A3$ else $A+=A1$

A1: $Z=0$ if X' then $A+= A6$ else $A+=A2$

A2: $Z=1$ if 1 then $A+= A5$ else $A+= A3$

A3: $Z=0$ if X then $A+= A5$ else $A+= A4$

A4: $Z=1$ if 1 then $A+= A6$ else $A+= A5$

A5: $Z=-$ if 1 then $A+= A3$ else $A+= A6$

A6: $Z=-$ if 1 then $A+= A1$ else $A+= A7$

bity sterujące = 2

bity warunku = 2

bity adresu = 3

adres|sterowanie|warunek|adresDoc

000 00 10 001011

Komentarz:

bity sterujące = 2



bity warunku = 2

bity adresu = 3

adres|sterowanie|warunek|adresDoc

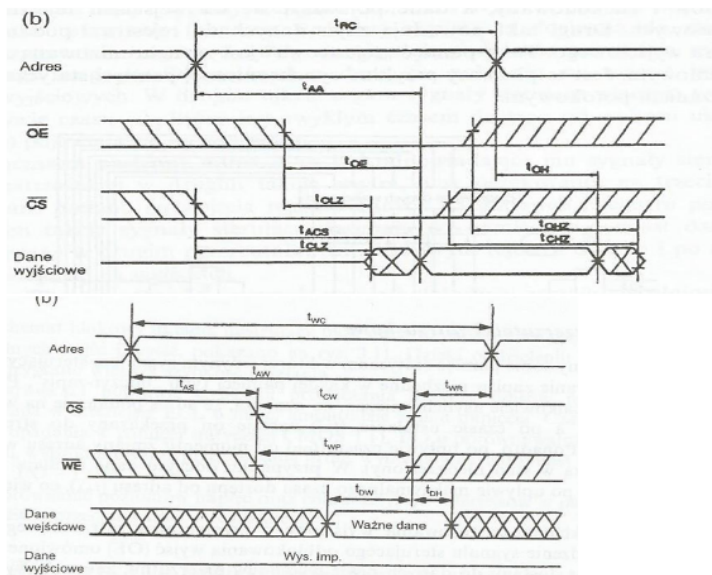
000 00 10 001011

błędy

Pytanie 4

Poprawnie

Punkty: 2,00 z 2,00



W katalogu zasady dostępu do pamięci określono typowymi, powyżej przedstawionymi wykresami.

Parametry pamięci to $t_{AA}=7\text{ns}$, $t_{AC}=8\text{ns}$, $t_{DW}=5\text{ns}$, $t_{AW}=7\text{ns}$, $t_{CW}=7\text{ns}$, $t_{WP}=10\text{ns}$. Proszę odpowiedzieć na pytania dotyczące dwóch sytuacji - dostępu: odczytu i zapisu.

A) Kiedy pojawią się dane na wyjściu pamięci czytanej jeśli adres danych pojawia się 7 ns po sygnale wyboru pamięci? (sygnał na wejściu $WE'=1$) Należy podać czas pojawienia się poprawnych danych mierzony od momentu wybrania jednostki pamięci.

B) Podczas zapisu impuls $WE'=0$ trwał 20 ns. Czy zapis nastąpi poprawnie jeśli adres zmienił się 5 ns po zboczu opadającym na wejściach CS' i WE' , a następnie po 7 ns od ustalenia adresu pojawiły się dane?

C) Kiedy najwcześniej wystąpiłby moment poprawnego zapisu w sytuacji przedstawionej w punkcie B? Należy podać czas poprawnego zapisu mierzony od momentu wybrania jednostki pamięci.

Proszę założyć że pozostałe, nie wymienione w opisie zależności parametrów pamięci są spełnione.

Punkty pozytywne za rozwiązanie tego zadania zostaną przyznane w przypadku poprawnego podania wszystkich 3 informacji odpowiedzi.

Możliwe formaty odpowiedzi:

5 TAK 4

5 NIE 6

Odpowiedź: 14 TAK 17



Pytanie 5

Zakończone

Punkty: 0,00 z 2,00

Opisz i uzasadnij jaki stan lub zmiana stanu na wejściach zatrasku bramkowanego D zbudowanego z 4 bramek NAND jest problematyczna dla deterministycznej (czyli przewidywalnej) pracy zatrasku?

Gdy na wejściach SET oraz RESET zatrasku ustawimy 1, dopóki nie zmienimy sygnału sterującego jesteśmy w stanie "niepewnym", po zmianie sygnału układ przestanie poprawnie działać

Komentarz:

zmianie sygnału układ przestanie poprawnie działać ? którego sygnału ? mam wybrać ?

Pytanie 6

Poprawnie

Punkty: 2,00 z 2,00

Proszę określić sposób podłączenia sygnałów A,B,0,1 na wejścia multiplexera z jednym wejściem adresowym, aby zrealizować funkcję $F=A + B$

wymagany format odpowiedzi:

WE0= WE1= ADR=

Odpowiedź: WE0=B, WE1=1, ADR=A



Komentarz:



[Strona główna](#) / [Moje kursy](#) / [WliT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliT-Inf-st-I\]](#) / [Podstawy techniki cyfrowej - 24/25 -Z](#)
/ [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 13:18
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 14:18
Wykorzystany czas	1 godzina
Ocena	16,50 pkt. na 18,00 pkt. możliwych do uzyskania (91,67%)
Informacja zwrotna	Gratuluje Państwu pozytywnych wyników egzaminu Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskania punktów. ocena 5 od 17 pkt - 6 osób ocena 4,5 od 15 pkt - 14osób ocena 4 od 13 pkt - 30 osób ocena 3,5 od 11 pkt - 24 osoby ocena 3 od 8 pkt - 43 osoby W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przysyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.

Pytanie **1**

Zakończone

Punkty: 3,00 z 4,00

Podaj równania boolowskie pozwalające na realizację sumatora o antycypowanych (spodziewanych) przeniesieniach lub przeniesieniach wyznaczanych równolegle:

warunek generacji przeniesienia $G =$

warunek propagacji przeniesienia $P =$

suma $Y =$

przeniesienie $C =$

Proszę określić znacznie zmiennych występujących w równaniach

$$G = a * b$$

$$P = a \text{ xor } b$$

$$Y = P \text{ xor } C$$

$$C = G + P * c$$

Komentarz:

a, b, c?

Pytanie **2**

Poprawnie

Punkty: 4,00 z 4,00

Proszę wykonać optymalizację ŁĄCZNĄ 2 funkcji $F1(c,b,a) = \text{SUMA}(0,1,2,4,5)$ i $F2(c,b,a) = \text{SUMA}(0,2,4,6,7)$ (wagi zmiennych a-1, b-2, c-4).

Proszę zapisać postacie funkcji po wykonaniu optymalizacji łącznej jako iloczyn sum przykładowa postać odpowiedzi:

$$f1 = a'(b'+c') \quad f2 = (a'+b')(b+c)$$

funkcje proszę podać w kolejności f1 f2

zmienne proszę podać w sumach w porządku alfabetycznym.

Odpowiedź: $f1 = (b'+c')(a'+b'+c) \quad f2 = (a'+b')(a'+b'+c)$

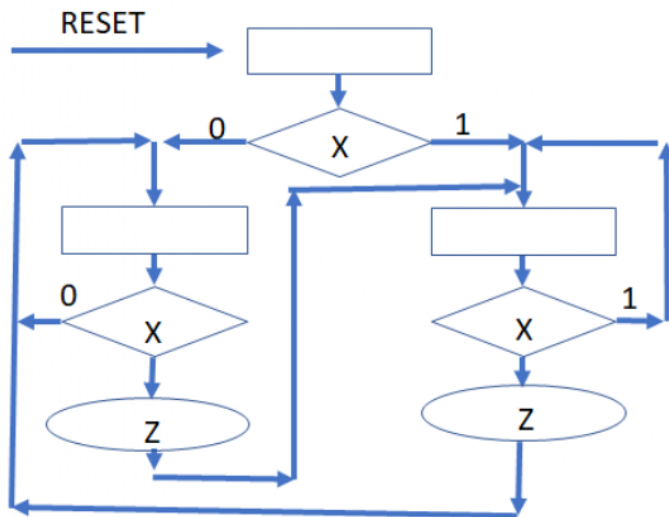


Komentarz:

Pytanie 3

Zakończone

Punkty: 4,00 z 4,00



W diagramie ASM prostokąty wskazują nowy stan układu cyfrowego. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik i multiplexer warunku. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę powiązać w opisie przygotowaną instrukcję z symbolem (G,L,P) obsługiwanego stanu automatu.

2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od adresu 0 proszę o podane **struktury binarnej instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

A0: Z= if X then A+=A3; else A+=Ai+1

A1: Z=0 if X' then A+=A1; else A+=Ai+1

A2: Z=1 if 1 then A+=A3; else A+=Ai+1

A3: Z=0 if X then A+=A3; else A+=Ai+1

A4: Z=1 if 1 then A+=A1; else A+=Ai+1

struktura binarna instrukcji składa się z:

bit sterujący

Z = 0 lub Z' = 1

3 warunki X, X' oraz 1 (na 2 bitach)

kod warunku

X - 00

X' - 01

1 - 10

adresy A0:A4 - 5 adresów na 3 bitach

A0 - 000

A1 - 001

A2 - 010

A3 - 011

A4 - 100

Rozmiar pola instrukcji wynosi 6 razem 6 bitów - 1 bit sterujący 2 bity na kod warunku oraz 3 bity na adres skoku

przykładowa instrukcja

bit sterujący | kod warunku | adres skoku

- 00 011

Komentarz:

Pytanie **4**

Zakończone

Punkty: 1,50 z 2,00

W układzie cyfrowym z połączonymi szeregowo rejestrem A, układem kombinacyjnym i rejestrem B proszę:

- określić wzór na warunek wyprzedzenia danych na wejściu drugiego rejestru
- obliczyć dla jakiego okresu zegara warunek będzie spełniony z zapasem równym 0 (zapas równy 0 oznacza brak zapasu czasowego w udostępnianiu potrzebnych danych)

Wzór i obliczenia należy wykonać w oparciu o następujące parametry:

- czas propagacji rejestru - odpowiednio $T_{pA} = T_{pB} = 5$
- czas propagacji układu kombinacyjnego $T_{pk} = 10$
- czas wyprzedzenia rejestru - odpowiednio $T_{wA} = T_{wB} = 3$
- czas podtrzymania rejestru - odpowiednio $T_{hA} = T_{hB} = 1$
- okres zegara T_{clk}
- skos $T_s = 2$ ($T_s > 0$ oznacza, że zegar na rejestrze A wyprzedza zegar na rejestrze B)

Należy wypełnić pola: znak?, wyrażenie?, wartość ?

Wzór na warunek wyprzedzenia: T_{clk} znak? wyrażenie?

Zapas jest równy 0 dla $T_{clk} =$ wartość ?

znak $\geq$

wyrażenie $T_{clk} \geq T_{pA} + T_{pk} + T_{wB} + T_s = T_{clk} \geq 5 + 10 + 3 + 2 = 20$

Zapas jest równy 0 dla $T_{clk} = 20$

Komentarz:

$T_{clk} \geq T_{pA} + T_{pk} + T_{wB} - T_s$

[Strona główna](#) / [Moje kursy](#) / [WliT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliT-Inf-st-I\]](#) / [Podstawy techniki cyfrowej - 24/25 -Z](#)
/ [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 11:49
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 12:49
Wykorzystany czas	1 godzina
Ocena	9,00 pkt. na 18,00 pkt. możliwych do uzyskania (50%)
Informacja zwrotna	Gratuluje Państwu pozytywnych wyników egzaminu Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskania punktów. ocena 5 od 17 pkt - 6 osób ocena 4,5 od 15 pkt - 14osób ocena 4 od 13 pkt - 30 osób ocena 3,5 od 11 pkt - 24 osoby ocena 3 od 8 pkt - 43 osoby W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przysyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.

Pytanie 1

Nie udzielono odpowiedzi

Punkty maks.: 4,00

Dla maczyrowego układu mnożącego (wykorzystującego przeniesienia w następnym kroku sumowania) proszę określić dla mnożenia liczb 15 i 12 wartości wektorów sumowanych w kolejnych krokach.

Dla każdego kroku sumowania należy określić

wartości sumowanych na sumatorach wektorów, liczba bitów każdego z sumowanych wektorów, wynik sumowania

1: 1,2,3; 4;5- odpowiedź oznacza, że w kroku 1 sumowane są wartości 4 bitowe 1,2,3, wynik tego sumowania to 5

Pytanie 2

Poprawnie

Punkty: 4,00 z 4,00

Proszę wykonać optymalizację ŁĄCZNĄ 2 funkcji $F1(c,b,a)=SUMA(0,1,2,4,5)$ i $F2(c,b,a)=SUMA(0,2,4,6,7)$ (wagi zmiennych a-1, b-2, c-4).

Proszę zapisać postacie funkcji po wykonaniu optymalizacji łącznej jako iloczyn sum przykładowa postać odpowiedzi:

$$f1 = a'(b'+c') \quad f2 = (a'+b')(b+c)$$

funkcje proszę podać w kolejności f1 f2

zmienne proszę podać w sumach w porządku alfabetycznym.

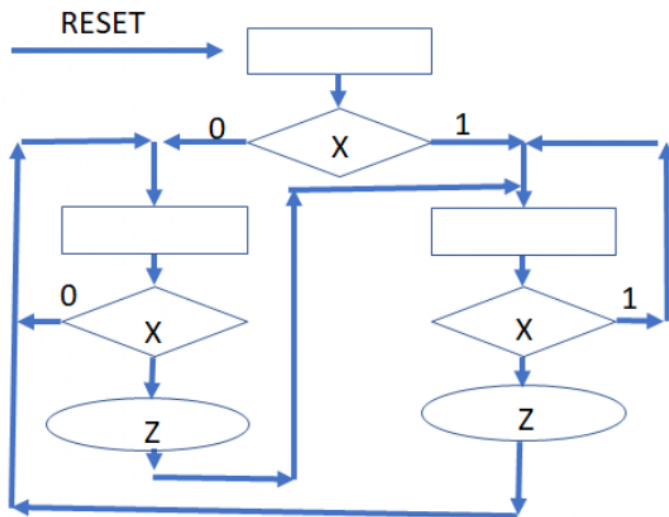
Odpowiedź:



Pytanie 3

Zakończone

Punkty: 1,00 z 4,00



W diagramie ASM prostokąty wskazują nowy stan układu cyfrowego. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik, multiplekser warunku i multiplekser wyboru sterowania. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę powiązać w opisie przygotowaną instrukcję z symbolem (G,L,P) obsługiwanego stanu automatu.

2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od początku proszę o podane **struktury binarne instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

automat Mealy'go

3 stany

(s1)A0: Z' if X then Ai+=A3 else Ai+=Ai+1

(s2)A1: Z' if X then Ai+=A5 else Ai+=Ai+1

A2: Z if 1 then Ai+=A5 else Ai+=Ai+1

(s3)A3: Z' if X then Ai+=A3 else Ai+=Ai+1

A4: Z' if X' then Ai+=A2 else Ai+=Ai+1

A5: Z if 1 then Ai+=A2 else Ai+=Ai+1

1 bit sterujący(Z' i Z)

2 bity warunkowe(X, X', 1)

3 bity adresowe(A0-A5)

Łącznie 6 bitów

Komentarz:

nie użyto optymalnego dostępnego rozkazu

(s1)A0: Z' if X then Ai+=A3 else Ai+=Ai+1

(s2)A1: Z' if X then Ai+=A5 else Ai+=Ai+1

A2: Z if 1 then Ai+=A5 else Ai+=Ai+1

(s3)A3: Z' if X then $A_i += A_3$ else $A_i += A_i + 1$

A4: Z' if X' then $A_{i+} = A_2$ else $A_{i+} = A_{i+1}$

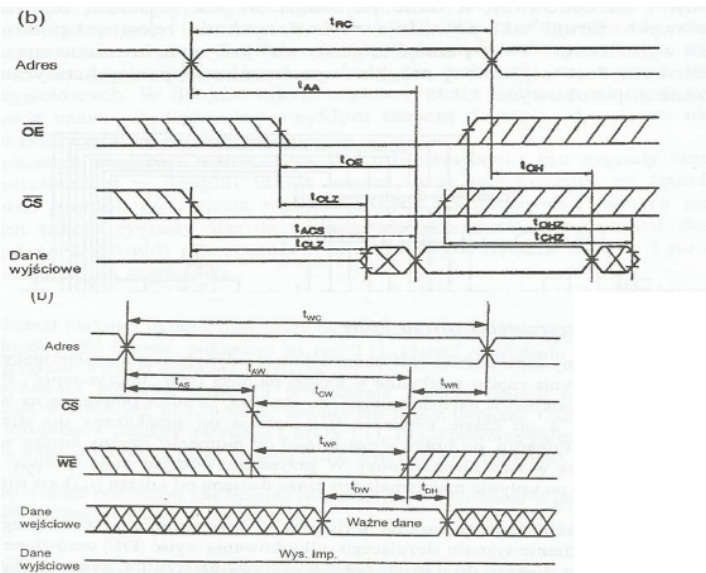
A5: Z if 1 then $A_i += A_2$ else $A_i += A_i + 1$

kod sprzeczny lub niezgodny z diagramem ASM

Pytanie 4

Poprawnie

Punkty: 2,00 z 2,00



W katalogu zasady dostępu do pamięci określono typowymi, powyżej przedstawionymi wykresami.

Parametry pamięci to tAA=10ns tACS=17ns, tDW=8ns, tAW=10ns, tCW=10ns tWP=10ns. Proszę odpowiedzieć na pytania dotyczące dwóch sytuacji - dostępu odczytu i zapisu.

A) Kiedy pojawia się dane na wyjściu pamięci czytanej jeśli adres danych pojawia się 4 ns po sygnale wyboru pamięci? (sygnał na wejściu $WE=1$) Należy podać czas pojawienia się poprawnych danych mierzony od momentu wybrania jednostki pamięci.

B) Podczas zapisu impuls $WE'=0$ trwał 15 ns. Czy zapis nastąpi poprawnie jeśli adres zmienił się 5 ns po zboczu opadającym na wejściach CS' i WE' , a następnie po 5 ns od ustalenia adresu pojawiły się dane ?

C) Kiedy najwcześniej wystąpiłby moment poprawnego zapisu w sytuacji przedstawionej w punkcie B? Należy podać czas poprawnego zapisu mierzony od momentu wybrania jednostki pamięci.

Proszę założyć że pozostałe, nie wymienione w opisie zależności parametrów pamięci są spełnione.

Punkty pozytywne za rozwiązanie tego zadania zostaną przyznane w przypadku poprawnego podania wszystkich 3 informacji odpowiedzi.

Możliwe formaty odpowiedzi:

5 TAK 4

5 NIE 6

5 TAK 4

5 NIE 6

Odpowiedź: 17 NIE 18

Pytanie **5**

Zakończone

Punkty: 0,00 z 2,00

Opisz i uzasadnij jaki stan lub zmiana stanu na wejściach zatrasku bramkowanego D zbudowanego z 4 bramek NOR jest problematyczna dla deterministycznej (czyli przewidywalnej) pracy zatrasku?

Dla tej pracy Zatrasku problematyczne może być potencjalne opóźnienie sygnału wynikające z rodzaju wykorzystanych bramek.

Komentarz:

czyli nigdy nie działa właściwie ?

Pytanie **6**

Zakończone

Punkty: 2,00 z 2,00

Multiplexery A i B z jednym wejściem adresowym odpowiednio oznaczonym ADRA, ADRB mają wyjścia generujące sygnały MUXA i MUXB. Proszę określić sposób podłączenia sygnałów X,Y,0,1, MUXB na wejścia multiplexerów , aby $MUXA = X \text{ NOR } Y$

wymagany format odpowiedzi:

MUXA: AWE0= AWE1= ADRA=

MUXB: BWE0= BWE1= ADRB=

MUXA: AWE0=MUXB AWE1=0 ADRA=Y

MUXB: BWE0=1 BWE1=0 ADRB=X

Komentarz:

[Strona główna](#) / [Moje kursy](#) / [WliT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliT-Inf-st-I\]](#) / [Podstawy techniki cyfrowej - 24/25 -Z](#)
/ [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 09:05
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 10:05
Wykorzystany czas	1 godzina
Ocena	14,00 pkt. na 18,00 pkt. możliwych do uzyskania (77,78%)
Informacja zwrotna	Gratuluje Państwu pozytywnych wyników egzaminu Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskania punktów. ocena 5 od 17 pkt - 6 osób ocena 4,5 od 15 pkt - 14osób ocena 4 od 13 pkt - 30 osób ocena 3,5 od 11 pkt - 24 osoby ocena 3 od 8 pkt - 43 osoby W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przysyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.

Pytanie **1**

Zakończzone

Punkty: 4,00 z 4,00

Na podstawie ogólnych równań sumatora podaj równania bool'owskie iteracyjnego kombinacyjnego sumatora **dodającego wartość 1** do liczby wielobitowej binarnej (w NKB) . Równania układu iteracyjnego wykorzystują sygnały bieżącej i poprzedniej iteracji.

 $y(0) = ?$ $c(0) = ?$ $y(n) = ?$ $c(n) = ?$ $y(0) = a(0) \text{ XOR } 1 = a(0)'$ $c(0) = a(0) \text{ AND } 1 = a(0)$ $y(n) = a(n) \text{ XOR } c(n-1) = a(n) * c(n-1)' + a(n)' * c(n-1)$ $c(n) = a(n) \text{ AND } c(n-1) = a(n) * c(n-1)$

Komentarz:

Pytanie **2**

Zakończzone

Punkty: 4,00 z 4,00

Przy użyciu wyjść (Qa, QB, QC,...) licznika pseudopierścieniowego i bramek logicznych proszę wygenerować 2 sygnały zegarowe X i Y o okresie $8T$ i przesunięciu fazy o T oraz o wypełnieniu poziomem wysokim $1/8$ i $1/4$.

Proszę określić:

1. minimalną liczbę wymaganych przerzutników w układzie oraz zależność okresów zegara zewnętrznego T_{clk} i T
2. w jaki sposób należy przygotować poszczególne przerzutniki do pracy oraz
3. jakie funkcje sygnałów wyjść licznika pozwolą na uzyskanie wymaganych sygnałów X i Y bez **hazardu**.

Wymagany format odpowiedzi:

$X(QA, QB, \dots) = \text{SIGMA}(\dots)$ $Y(QA, QB, \dots) = \text{SIGMA}(\dots)$ zmienne podano w kolejności malejących wag

oraz **równania w postaci minimalnej** (po optymalizacji) jako suma iloczynów.

Potrzeba 4 przerzutników, które na początku trzeba wyzerować

T oznacza okres między zboczami narastającymi clk

$x(QA, QB, QC, QD) = QA \cdot QB' = \text{SIGMA}(8);$

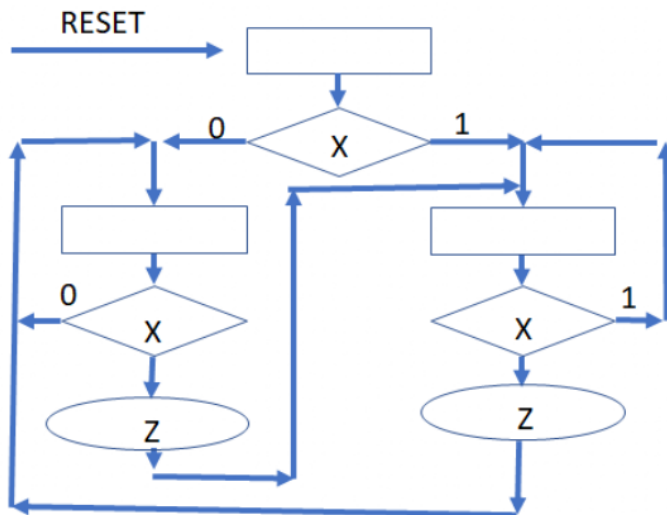
$y(QA, QB, QC, QD) = QB \cdot QD' = \text{SIGMA}(12, 14)$

Komentarz:

Pytanie 3

Zakończone

Punkty: 2,00 z 4,00



W diagramie ASM prostokąty wskazują nowy stan układu cyfrowego. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik, multiplekser warunku i multiplekser wyboru sterowania. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę powiązać w opisie przygotowaną instrukcję z symbolem (G,L,P) obsługiwanego stanu automatu.

2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od początku proszę o podane **struktury binarne instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

Automat Mealy'ego więc dostępna jest instrukcja:

$A_i = \text{if } x \text{ then } z = \{ \} \ A += A_k \text{ else } z = \{ \} \ A += A_i + 1$

mikrokod:

A0: if x then z={ } A+=A2 else z={ } A+=A_i+1

A1: if x' then z={ } A+=A0 else z={z} A+=A_i+1

A2: if x then z={ } A+=A2 else z={z} A+=A0

2 kod stanu skoku warunkowego

A0 00

A1 01

A2 10

1 bit wartość sygnału sterowania jeżeli warunek spełniony

{ }=0

z=1

1 bit wartość sygnału sterowanie jeżeli warunek niespełniony

{ }=0

z=1

1 bit kod warunku

x 1

x' 0

Łącznie 5 bitów

Adres skoku| Kod warunku| wartość jeżeli spełniony| Wartość jeżeli niespełniony

A0 10|1|0|0

Komentarz:

A0: if x then z={} A+=A2 else z={} A+=A_i+1

A1: if x' then z={} **A+=A0** else z={z} A+=A_i+1

A2:if x then z={} A+=A2 else z={z} **A+=A0**

adresy skoku neuzasadnione w ASM lub niemożliwe w dostępnym rozkazie

Pytanie 4

Zakończono

Punkty: 0,00 z 2,00

W układzie cyfrowym z połączonymi szeregowo rejestrem A, układem kombinacyjnym i rejestrem B proszę:

- określić wzór na warunek podtrzymania danych na wejściu drugiego rejestru,
- określić czy warunek jest spełniony i obliczyć jaka jest wartość zapasu bezpieczeństwa dla tego warunku (wielkość zapasu bezpieczeństwa dodatnia oznacza dystans od sytuacji gdy warunek staje się warunkiem krytycznym czyli warunkiem na granicy spełnienia).

Wzór i obliczenia należy wykonać w oparciu o następujące parametry:

- czas propagacji rejestru - odpowiednio $T_{pA} = T_{pB} = 4$
- czas propagacji układu kombinacyjnego $T_{pk} = 7$
- czas wyprzedzenia rejestru - odpowiednio $T_{wA} = T_{wB} = 2$
- czas podtrzymania rejestru - odpowiednio $T_{hA} = T_{hB} = 1$
- okres zegara T_{clk}

W ramach odpowiedzi należy wypełnić pola: znak?, wyrażenie?, wartość? oraz usunąć nieprawidłowe JEST lub NIE_JEST

Wzór na warunek czasu podtrzymania: T_{hB} znak? wyrażenie?

Warunek czasu podtrzymania JEST/NIE_JEST spełniony.

Zapas czasu T_{hB} = wartość?

$T_{pk} - T_{pb} - T_{wb} \leq T_{hB}$

Warunek: JEST Spełniony

Zapas $T_{hB} = 0$

Komentarz:

$T_{hB} < T_{pA} + T_{pk}$

jest spełniony

zapas = $4 + 7 - 1 = 10$

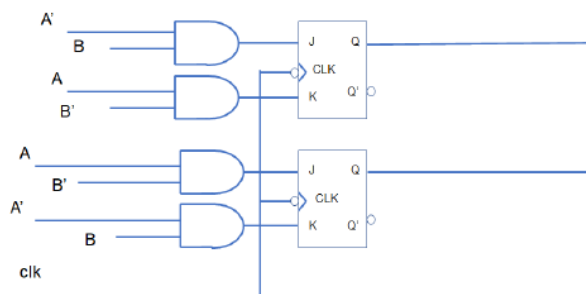
Pytanie **5**

Poprawnie

Punkty: 2,00 z 2,00

W jakiej kolejności należy w poniższym układzie podawać bity 2 liczb ujemnych A i B w kodzie uzupełnieniowym, aby układ pełnił funkcję komparatora?

O czym informuje górne wyjście układu?



Odpowiedź: Liczby należy podawać od najmłodszej, a górne wyjście oznacza $B > A$



Komentarz:

Pytanie **6**

Zakończzone

Punkty: 2,00 z 2,00

Multiplexery A i B z jednym wejściem adresowym odpowiednio oznaczonym ADRA, ADRB mają wyjścia generujące sygnały MUXA i MUXB. Proszę określić sposób podłączenia sygnałów X,Y,0,1, MUXB na wejścia multiplexerów , aby $MUXA = X \text{ XNOR } Y$ (funkcja XNOR bywa również oznaczana EQU)

wymagany format odpowiedzi:

MUXA: AWE0= AWE1= ADRA=

MUXB: BWE0= BWE1= ADRB=

MUXA: AWE0= MUXB AWE1=x ADRA=y

MUXB: AWE0=1 AWE1=0 ADRB=x

Komentarz:

[Strona główna](#) / [Moje kursy](#) / [WliT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliT-Inf-st-I\]](#)
/ [Podstawy techniki cyfrowej - 24/25 -Z](#) / [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 11:50
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 12:50
Wykorzystany czas	1 godzina
Ocena	4,00 pkt. na 18,00 pkt. możliwych do uzyskania (22,22%)

Informacja zwrotna Gratuluje Państwu pozytywnych wyników egzaminu

Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskana punktów.

ocena 5 od 17 pkt - 6 osób

ocena 4,5 od 15 pkt - 14osób

ocena 4 od 13 pkt - 30 osób

ocena 3,5 od 11 pkt - 24 osoby

ocena 3 od 8 pkt - 43 osoby

W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przysyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.

Pytanie **1**

Zakończone

Punkty: 0,00 z
4,00

Na podstawie analizy kodów Greya i kodu NKB zapisanych na 3 bitach zapisz
równania bool'owskie iteracyjnego kombinacyjnego transkodera z kodu Greya na kod NKB.

$n_0 = g_0$

$n_1 = (g_0')(g_1) + (g_0)(g_1')$

$n_2 = (g_0')(g_1')(g_2) + (g_0')(g_1)(g_2') + (g_0)(g_1)(g_2) + (g_0)(g_1')(g_2')$

Komentarz:

równania bool'owskie iteracyjnego kombinacyjnego transkodera

$n_2 = g_2$

$n_1 = n_2 \text{ xor } g_1$

$n_0 = n_1 \text{ xor } g_0$



Pytanie **2**

Zakończone

Punkty: 2,00 z
4,00

Przy użyciu wyjść ($Q_A, Q_B, Q_C, \dots$) licznika pseudopierścieniowego i bramek logicznych proszę wygenerować 2 sygnały zegarowe X i Y o okresie $8T$ i przesunięciu fazy o $2T$ oraz o wypełnieniu poziomem wysokim $1/4$ i $1/4$.

Proszę określić:

1. minimalną liczbę wymaganych przerzutników w układzie oraz zależność okresów zegara zewnętrznego T_{clk} i T
2. w jaki sposób należy przygotować poszczególne przerzutniki do pracy oraz
3. jakie funkcje sygnałów wyjść licznika pozwolą na uzyskanie wymaganych sygnałów X i Y bez **hazardu**.

Wymagany format odpowiedzi:

$X(Q_A, Q_B, \dots) = \text{SIGMA}(\dots)$ $Y(Q_A, Q_B, \dots) = \text{SIGMA}(\dots)$ zmienne podano w kolejności malejących wag oraz **równania w postaci minimalnej** (po optymalizacji) jako suma iloczynów.

Potrzebujemy 4 przerzutniki. Należy je wyzerować.

$X(Q_A, Q_B, Q_C, Q_D) = \text{SIGMA}(0, 2, 8, 10) = (Q_B')(Q_D')$

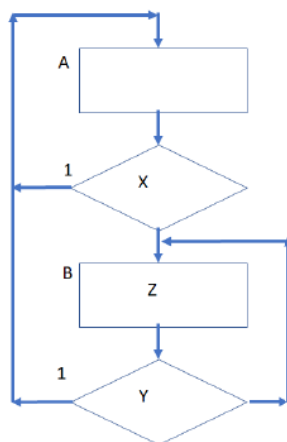
$Y(Q_A, Q_B, Q_C, Q_D) = \text{SIGMA}(5, 7, 13, 15) = (Q_B)(Q_D)$

Komentarz:

niepoprawne przesunięcie, stany niewłaściwe 2,10, 5,13

Pytanie 3

Zakończone

Punkty: 2,00 z
4,00

W diagramie ASM prostokąty oznaczone A i B definiują stan układu cyfrowego. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, rejestr i multiplexer warunku. Rejestr posiada wejście zerowania i wejście zgody na ładowanie. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę przypisać instrukcje do stanów A,B.
2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od adresu 0 proszę o podane **struktury binarnej instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

Jest to automat Moore'a.

Dostępna instrukcja:

$A_i: Z=0/1, \text{ if } x \text{ then } A+=A_j, \text{ else } A_i+=1$

1.

A

$A0: Z=0, \text{ if } X \text{ then } A+=A0, \text{ else } A_i+=1$

$A1: Z=0, \text{ if } 1 \text{ then } A+= A2$

B

$A2: Z=1, \text{ if } Y' \text{ then } A+=A2, \text{ else } A_i+=1$

$A3: Z=1, \text{ if } 1 \text{ then } A+=A0$

2.

Kodowanie adresów, 2 bity:

$A0 = 00$

$A1 = 01$

$A2 = 10$

$A3 = 11$

Kodowanie warunków, 2 bity:

$X = 00$

$Y' = 01$

$1 = 10$

Kodowanie operacji, 1 bit:

$$Z = 0$$

Razem 5 bitów.

Komentarz:

Dostępna instrukcja:

$A_i: Z=0/1$, if x then $A+=A_j$, else $A_i+=1$

1.

A

A0: Z=0, if X then A+=A0, else Ai+=1

A1: $Z=0$, if 1 then $A+= A2$

B

A2: $Z=1$, if Y' then $A+=A2$, else $A_i+=1$

A3: $Z=1$, if 1 then $A+=A0$

2.

Kodowanie adresów, 2 bity:

A0 = 00

A1 = 01

$$A_2 = 10$$
$$A_3 = 11$$

Kodowanie warunków, 2 bity:

X = 00

$$Y' = 01$$
 $1 = 10$

Kodowanie operacji, 1 bit:

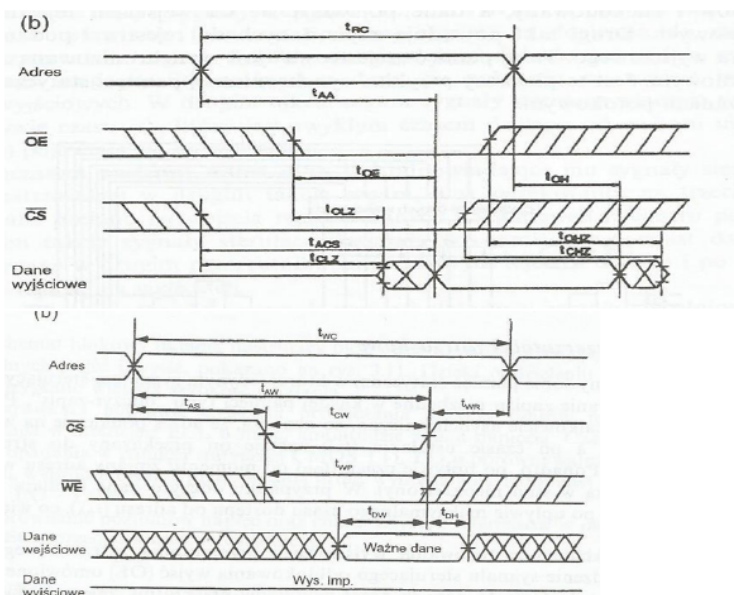
$$Z = 0$$

NA TLUSTO NIEPOPRAWNE

Pytanie 4

Nieoprawnie

Punkty: 0,00 z 2,00



W katalogu zasady dostępu do pamięci określono typowymi, powyżej przedstawionymi wykresami.

Parametry pamięci to $t_{AA}=10\text{ns}$, $t_{ACS}=10\text{ns}$, $t_{DW}=7\text{ns}$, $t_{AW}=10\text{ns}$, $t_{CW}=10\text{ns}$, $t_{WP}=10\text{ns}$. Proszę odpowiedzieć na pytania dotyczące dwóch sytuacji - dostępów odczytu i zapisu.

A) Kiedy pojawią się dane na wyjściu pamięci czytanej jeśli adres danych pojawia się 4 ns po sygnale wyboru pamięci? (sygnał na wejściu $WE'=1$) Należy podać czas pojawienia się poprawnych danych mierzony od momentu wybrania jednostki pamięci.

B) Podczas zapisu impuls $CS'=0$ trwał 15 ns. Czy zapis nastąpi poprawnie jeśli adres zmienił się 5 ns po zboczu opadającym na wejściach CS' i WE' , a następnie po 2 ns od ustalenia adresu pojawiły się dane?

C) Kiedy najwcześniej wystąpiłby moment poprawnego zapisu w sytuacji przedstawionej w punkcie B? Należy podać czas poprawnego zapisu mierzony od momentu wybrania jednostki pamięci.

Proszę założyć że pozostałe, nie wymienione w opisie zależności parametrów pamięci są spełnione.

Punkty pozytywne za rozwiązanie tego zadania zostaną przyznane w przypadku poprawnego podania wszystkich 3 informacji odpowiedzi.

Możliwe formaty odpowiedzi:

5 TAK 4

5 NIE 6

Odpowiedź: 14 TAK 14



Pytanie 5

Zakończone

Punkty: 0,00 z 2,00

Do realizacji multiplexera z dwoma wejściami adresowymi i 16 wejściami danych użyto pamięci ROM.

Jaka musi być minimalna liczba linii adresowych pamięci, a jaka minimalna liczba linii danych pamięci?

Proszę uzasadnić odpowiedź.

Minimalna liczba linii adresowych pamięci 4 bity, ponieważ na nich możemy zapisać 16 stanów (od 0000 do 1111)

Komentarz:

?

Pytanie **6**

Niepoprawnie

Punkty: 0,00 z
2,00

Proszę określić sposób podłączenia sygnałów A,B,0,1 na wejścia multiplexera z jednym wejściem adresowym, aby zrealizować funkcję $F=A + B$

wymagany format odpowiedzi:

WE0= WE1= ADR=

Odpowiedź: WE0=B WE1=0 ADR=A



[Strona główna](#) / [Moje kursy](#) / [WliT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliT-Inf-st-I\]](#) / [Podstawy techniki cyfrowej - 24/25 -Z](#)
/ [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 13:17
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 14:08
Wykorzystany czas	50 min. 15 sek.
Ocena	16,00 pkt. na 18,00 pkt. możliwych do uzyskania (88,89%)
Informacja zwrotna	Gratuluje Państwu pozytywnych wyników egzaminu Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskania punktów. ocena 5 od 17 pkt - 6 osób ocena 4,5 od 15 pkt - 14osób ocena 4 od 13 pkt - 30 osób ocena 3,5 od 11 pkt - 24 osoby ocena 3 od 8 pkt - 43 osoby W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przysyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.



Pytanie 1

Zakończone

Punkty: 4,00 z 4,00

Na podstawie ogólnych równań sumatora podaj równania bool'owskie **iteracyjnego kombinacyjnego** sumatora **odejmującego** wartość 1 od liczby binarnej wielobitowej zapisanej w kodzie uzupełnieniowym. Równania układu iteracyjnego wykorzystują sygnały bieżącej i poprzedniej iteracji.

 $y(0) = ?$ $c(0) = ?$ $y(n) = ?$ $c(n) = ?$ $y(0) = a(0) \text{ XOR } 1$ $c(0) = a(0) \text{ AND } 1$ $y(n) = a(n) \text{ XNOR } c(n-1)$ $c(n) = a(n) \text{ OR } c(n-1)$

Komentarz:

Pytanie 2

Poprawnie

Punkty: 4,00 z 4,00

Proszę wykonać optymalizację ŁĄCZNĄ 2 funkcji $F1(c,b,a) = \text{SUMA}(2,4,5,6,7)$ i $F2(c,b,a) = \text{SUMA}(1,2,3)$ (wagi zmiennych a-1, b-2, c-4).

Proszę zapisać postacie funkcji po wykonaniu optymalizacji łącznej jako sumę iloczynów. Przykładowy format odpowiedzi: $F1 = ab'c + bc'$ $F2 = b'c$

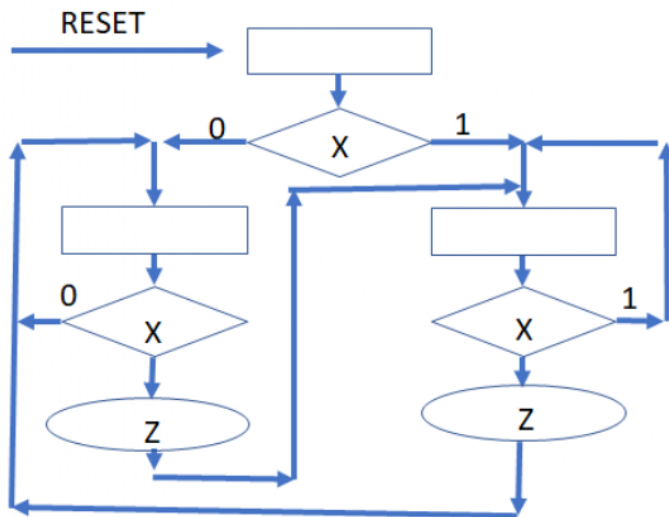
Funkcje proszę podać w kolejności f1 f2 a zmienne proszę podać w iloczynach w porządku alfabetycznym.

Odpowiedź: $F1 = c + a'bc'$ $F2 = ac' + a'bc'$ 

Pytanie 3

Zakończone

Punkty: 4,00 z 4,00



W diagramie ASM prostokąty wskazują nowy stan układu cyfrowego. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik i multiplexer warunku. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę powiązać w opisie przygotowaną instrukcję z symbolem (G,L,P) obsługiwanego stanu automatu.

2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od adresu 0 proszę o podane **struktury binarnej instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

Jest to automat Moora

Dostępna instrukcja: $A_i: Z = 0/1, \text{ if } x \text{ then } A^+ = A_j \text{ else } A^+ = A_i + 1$

Tekst kodu:

A0: $Z=0, \text{ if } X \text{ then } A^+ = A_3 \text{ else } A^+ = A_i + 1;$

A1: $Z=0, \text{ if } X' \text{ then } A^+ = A_1 \text{ else } A^+ = A_i + 1;$

A2: $Z=1, \text{ if } 1 \text{ then } A^+ = A_3 \text{ else } A^+ = A_i + 1;$

A3: $Z=0, \text{ if } X \text{ then } A^+ = A_3 \text{ else } A^+ = A_i + 1;$

A4: $Z=1, \text{ if } 1 \text{ then } A^+ = A_1 \text{ else } A^+ = A_i + 1;$

Struktura binarna instrukcji:

STEROWANIE | WARUNEK | SKOK ADRESOWY

Rozmiar instrukcji:

Dla wartości sterowania potrzebujemy 1 bit, ponieważ kodujemy tylko $Z \rightarrow 0, 1$.

Dla warunku potrzebujemy 2 bitów, ponieważ mamy 3 warunki do zakodowania $X, X', 1 \rightarrow 00, 01, 11$.

Dla skoku adresowego potrzebujemy 3 bitów ponieważ mamy 5 adresów A0-A4 do zakodowania (kolejno 000, 001, 010, 011, 100).

Czyli łączny rozmiar instrukcji wynosi 6 bitów.

Komentarz:



W układzie cyfrowym z połączonymi szeregowo rejestrem A, układem kombinacyjnym i rejestrem B proszę:

- określić wzór na warunek wyprzedzenia danych na wejściu drugiego rejestru
- obliczyć dla jakiego okresu zegara warunek będzie spełniony z zapasem równym 0 (zapas równy 0 oznacza brak zapasu czasowego w udostępnianiu potrzebnych danych)

Wzór i obliczenia należy wykonać w oparciu o następujące parametry:

- czas propagacji rejestru - odpowiednio $T_{pA} = T_{pB} = 5$
- czas propagacji układu kombinacyjnego $T_{pk} = 10$
- czas wyprzedzenia rejestru - odpowiednio $T_{wA} = T_{wB} = 3$
- czas podtrzymania rejestru - odpowiednio $T_{hA} = T_{hB} = 1$
- okres zegara T_{clk}
- skos $T_s = 2$ ($T_s > 0$ oznacza, że zegar na rejestrze A wyprzedza zegar na rejestrze B)

Należy wypełnić pola: znak? , wyrażenie? , wartość ?

Wzór na warunek wyprzedzenia: T_{clk} znak? wyrażenie?

Zapas jest równy 0 dla $T_{clk} =$ wartość ?



Wzór na warunek wyprzedzenia: $T_{clk} < T_{pA} - T_{wA} - T_{hA}$



🚩 Oflaguj pytanie

Opisz i uzasadnij jaki stan lub zmiana stanu na wejściach zatrzasku RS zbudowanego z dwóch bramek NAND jest problematyczna dla deterministycznej (czyli przewidywalnej) pracy zatrzasku?

Zatrask RS zbudowany z dwóch bramek NAND zawiera kolejno wejścia SET, Wejście Sygnału (C), RESET oraz wyjścia Q oraz Q'.

Omawiany zatrask aktywowany jest poziomem niskim.

Zmiana stanu na wejściach zatrzasku może spowodować, że zostanie on wprowadzony w stan zabroniony.

Kiedy na wejściach podane zostaną kolejno [1,1,1] zatrask będzie w stanie zagrożonym, w tej sytuacji, kiedy na wejściu sygnału C nastąpi zmiana z 1 na 0 (wejścia [1,0,1]) zatrask przejdzie w stan zabroniony, gdyż na wyjściu Q i Q' pojawiłyby się jedynki, co jest niezgodne z oznaczeniami Q, Q' (wyjścia nie powinny być sobie równe).

Komentarz:

zatrask RS nie ma wejścia C !

trudno ocenić Pani odpowiedź gdyż nie wiadomo jak
Pani układ jest zbudowany !



W układzie cyfrowym z połączonymi szeregowo rejestrem A, układem kombinacyjnym i rejestrem B proszę:

- określić wzór na warunek wyprzedzenia danych na wejściu drugiego rejestru
- obliczyć dla jakiego okresu zegara warunek będzie spełniony z zapasem równym 0 (zapas równy 0 oznacza brak zapasu czasowego w udostępnianiu potrzebnych danych)

Wzór i obliczenia należy wykonać w oparciu o następujące parametry:

- czas propagacji rejestru - odpowiednio $T_{pA} = T_{pB} = 5$
- czas propagacji układu kombinacyjnego $T_{pk} = 10$
- czas wyprzedzenia rejestru - odpowiednio $T_{wA} = T_{wB} = 3$
- czas podtrzymania rejestru - odpowiednio $T_{hA} = T_{hB} = 1$
- okres zegara T_{clk}
- skos $T_s = 2$ ($T_s > 0$ oznacza, że zegar na rejestrze A wyprzedza zegar na rejestrze B)

Należy wypełnić pola: znak?, wyrażenie?, wartość?

Wzór na warunek wyprzedzenia: T_{clk} znak? wyrażenie?

Zapas jest równy 0 dla $T_{clk} =$ wartość?

Opisz i uzasadnij jaki stan lub zmiana stanu na wejściach zatrasku bramkowanego D zbudowanego z 4 bramek NAND jest problematyczna dla deterministycznej (czyli przewidywalnej) pracy zatrasku?

Pytanie **5**

Nie udzielono
odpowiedzi

Punkty maks.: 2.00

[🚩 Oflaguj pytanie](#)

[Strona główna](#) / [Moje kursy](#) / [WliT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliT-Inf-st-I\]](#) / [Podstawy techniki cyfrowej - 24/25 -Z](#)
/ [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 11:50
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 12:39
Wykorzystany czas	49 min. 46 sek.
Ocena	13,75 pkt. na 18,00 pkt. możliwych do uzyskania (76,39%)

**Informacja
zwrotna**

Gratuluje Państwu pozytywnych wyników egzaminu

Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskania punktów.

ocena 5 od 17 pkt - 6 osób

ocena 4,5 od 15 pkt - 14 osób

ocena 4 od 13 pkt - 30 osób

ocena 3,5 od 11 pkt - 24 osoby

ocena 3 od 8 pkt - 43 osoby

W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przysyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.



Pytanie **1**

Zakończone

Punkty: 2,00 z 4,00

Podaj równania boolowskie pozwalające na realizację sumatora o antycypowanych (spodziewanych) przeniesieniach (lub przeniesieniach generowanych równolegle). Należy podać równania na przeniesienie z grupy bitów oraz grupowe (4 BITY) warunki propagacji i generacji przeniesienia.

GRUPOWY warunek generacji przeniesienia $Gg = ?$

GRUPOWY warunek propagacji przeniesienia $Pg = ?$

przeniesienie GRUPOWE $C = ?$

Proszę określić znaczenie zmiennych występujących w równaniach.

$$Gg = G1 * P2 * P3 * P4 + G2 * P3 * P4 + G3 * P4 + G4$$

$$Pg = P1 * P2 * P3 * P4$$

$$C = Gg + Pg * C(g-1)$$

Gn - bity liczby z grupy

Pn - przeniesienia w grupie

$C(g-1)$ - przeniesienie z poprzedniej grupy

Komentarz:

legenda !



Pytanie **2**

Zakończone

Punkty: 2,00 z 4,00

Przy użyciu wyjść (Qa, QB, QC,...) licznika pseudopierścieniowego i bramek logicznych proszę wygenerować 2 sygnały zegarowe X i Y o okresie 8T i przesunięciu fazy o 4T oraz o wypełnieniu poziomem wysokim 1/4 i 1/8.

Proszę określić:

1. minimalną liczbę wymaganych przerzutników w układzie oraz zależność okresów zegara zewnętrznego Tclk i T
2. w jaki sposób należy przygotować poszczególne przerzutniki do pracy oraz
3. jakie funkcje sygnałów wyjść licznika pozwolą na uzyskanie wymaganych sygnałów X i Y bez **hazardu**.

Wymagany format odpowiedzi:

$X(QA, QB, \dots) = \text{SIGMA}(\dots)$ $Y(QA, QB, \dots) = \text{SIGMA}(\dots)$ zmienne podano w kolejności malejących wag
oraz **równania w postaci minimalnej** (po optymalizacji) jako suma iloczynów.

Potrzebne są 4 przerzutniki.

Przerzutniki należy wyzerować przed rozpoczęciem pracy.

Zegar zewnętrzny taktuje zgodnie z T.

$X(QA, QB, QC, QD) = \text{SIGMA}(0, 8)$

$Y(QA, QB, QC, QD) = \text{SIGMA}(15)$

Komentarz:

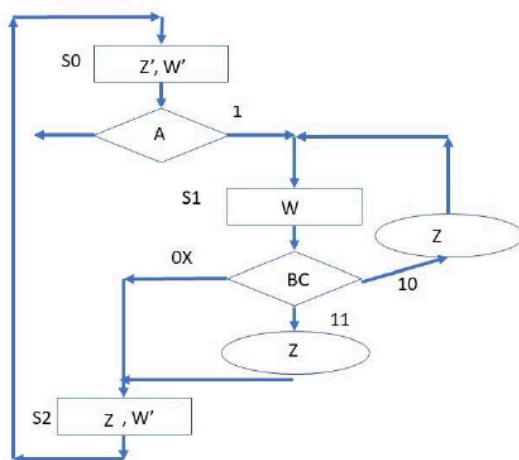
brak opisu funkcji w wyniku optymalizacji



Pytanie 3

Zakończone

Punkty: 3,75 z 4,00



W diagramie ASM prostokąty wskazują nowy stan układu cyfrowego. X oznacza wartość dowolną sygnału. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik i multiplexer warunku. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę przypisać instrukcje do stanów S0, S1, S2.
2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od adresu 0 proszę o podane **struktury binarnej instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

Dostępna instrukcja:

Ai: $Z=Z_i$, if x then $A^*=A_j$ else $A^*=A(i+1)$

Tekst kodu:

(S0) A0: $Z=0, W=0$, if A' then $A^*=A0$ else $A^*=A1$

(S1) A1: $Z=0, W=1$, if B' then $A^*=A5$ else $A^*=A2$

(S1) A2: $Z=0, W=1$, if C' then $A^*=A4$ else $A^*=A3$

(S1) A3: $Z=1, W=1$, if 1 then $A^*=A5$ else $A^*=A4$

(S1) A4: $Z=1, W=1$, if 1 then $A^*=A1$ else $A^*=A5$

(S2) A5: $Z=1, W=0$, if 1 then $A^*=A0$ else $A^*=A6$

Struktura mikroinstrukcji:

Pole operacyjne:

[Z,W] = 00, 01, 11, lub 10 - 2 bity

Pole warunku:

Warunki A', B', C', 1 - 00, 01, 10, 11 - 2 bity

Adres skoku: 6 instrukcji - 3 bity

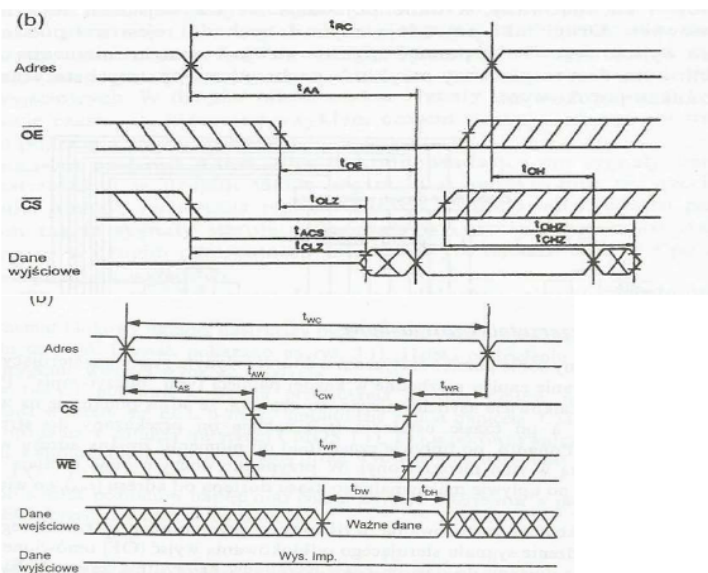
Komentarz:

wielokrotne sterowanie W,Z w stanie S1 - w wielu rozkazach - nie wynika to z diagramu

Pytanie 4

Poprawnie

Punkty: 2,00 z 2,00



W katalogu zasady dostępu do pamięci określono typowymi, powyżej przedstawionymi wykresami.

Parametry pamięci to $t_{AA}=10\text{ns}$, $t_{ACS}=17\text{ns}$, $t_{DW}=8\text{ns}$, $t_{AW}=10\text{ns}$, $t_{CW}=10\text{ns}$, $t_{WP}=10\text{ns}$. Proszę odpowiedzieć na pytania dotyczące dwóch sytuacji - dostępu odczytu i zapisu.

A) Kiedy pojawią się dane na wyjściu pamięci czytanej jeśli adres danych pojawia się 4 ns po sygnale wyboru pamięci? (sygnał na wejściu $WE'=1$) Należy podać czas pojawienia się poprawnych danych mierzony od momentu wybrania jednostki pamięci.

B) Podczas zapisu impuls $WE'=0$ trwał 15 ns. Czy zapis nastąpi poprawnie jeśli adres zmienił się 5 ns po zboczu opadającym na wejściach CS' i WE' , a następnie po 5 ns od ustalenia adresu pojawiły się dane?

C) Kiedy najwcześniej wystąpiłby moment poprawnego zapisu w sytuacji przedstawionej w punkcie B? Należy podać czas poprawnego zapisu mierzony od momentu wybrania jednostki pamięci.

Proszę założyć że pozostałe, nie wymienione w opisie zależności parametrów pamięci są spełnione.

Punkty pozytywne za rozwiązanie tego zadania zostaną przyznane w przypadku poprawnego podania wszystkich 3 informacji odpowiedzi.

Możliwe formaty odpowiedzi:

5 TAK 4

5 NIE 6

5 TAK 4

5 NIE 6

Odpowiedź: 17 NIE 18



Pytanie 5

Zakończzone

Punkty: 2,00 z 2,00

Do realizacji multipleksera z dwoma wejściami adresowymi i 4 wejściami danych użyto pamięci ROM.

Jaka musi być minimalna liczba linii adresowych pamięci, a jaka minimalna liczba linii danych pamięci?

Proszę uzasadnić odpowiedź.

Minimalna liczba linii adresowych: $2+4=6$. Jest tak, ponieważ na takiej liczbie bitów można zapisać wszystkie kombinacje danych i adresów multipleksera.

Minimalna liczba linii danych: $4/2^2 = 1$. Jest tak, ponieważ 1b wystarczy do zapisania wyjścia z multipleksera.

Komentarz:

Pytanie 6

Poprawnie

Punkty: 2,00 z 2,00

Podaj równanie sygnału na wejściu D przerzutnika D naśladującego działanie przerzutnika T. Q oznacza wyjście przerzutnika D.

W postaciach skróconych funkcji przyjęto następujące wagi zmiennych Q-2, T-1, a **wymagany** format odpowiedzi to:

$D(Q,T) = \text{SUM}(\dots), d(\dots)$

Odpowiedź: $D(Q,T) = \text{SUM}(1,2)$



Komentarz:



Na podstawie ogólnych równań sumatora podaj równania bool'owskie iteracyjnego kombinacyjnego sumatora **dodającego wartość 1** do liczby wielobitowej binarnej (w NKB) . Równania układu iteracyjnego wykorzystują sygnały bieżącej i poprzedniej iteracji.

y(0)= ?
c(0)=?
y(n)=?
c(n)= ?

y(0) = a(0) XOR 1 = a(0)'
c(0) = a(0) AND 1 = a(0)'
y(n) = a(n) XOR c(n-1)
c(n) = a(n) AND c(n-1)

Komentarz:
Y0= a0'
• C0= a0
a n>0
• yn= an xor c(n-1)
• cn= an * c(n-1)

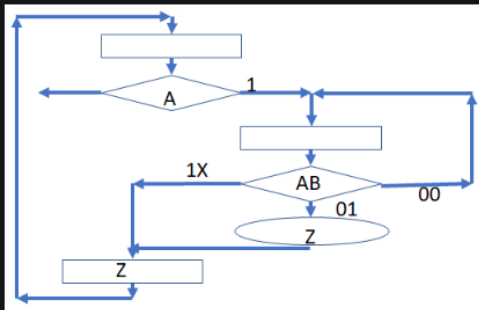
Przy użyciu wyjść (Qa, QB, QC,...) licznika pseudopierścieniowego i bramek logicznych proszę wygenerować 2 sygnały zegarowe X i Y o okresie 8T i przesunięciu fazy o 3T oraz o wypełnieniu poziomem wysokim 1/4 i 1/8.

- Proszę określić:
1. minimalną liczbę wymaganych przerzutników w układzie oraz zależność okresów zegara zewnętrznego Tclk i T
 2. w jaki sposób należy przygotować poszczególne przerzutniki do pracy oraz
 3. jakie funkcje sygnałów wyjść licznika pozwolą na uzyskanie wymaganych sygnałów X i Y bez **hazardu**.

Wymagany format odpowiedzi:
X(QA,QB,...)=SIGMA(...) Y(QA,QB,...)=SIGMA(...) zmienne podano w kolejności malejących wag
oraz **równania w postaci minimalnej** (po optymalizacji) jako suma iloczynów.

1. wymagane są 4 przerzutniki
 2. należy wszystkie przerzutniki wyzerować w celu przygotowania ich do pracy
 3. X(Qa,Qb,Qc,Qd) = SIGMA(0,8)
Y(Qa,Qb,Qc,Qd) = SIGMA(14)
- równania w postaci minimalnej:
- X = Qb*Qd'
Y = Qc*Qd'

Komentarz:



W diagramie ASM prostokąty wskazują nowy stan układu cyfrowego, a X oznacza wartość dowolną sygnału. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik i multiplexer warunku. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę przypisać instrukcje do stanów S0, S1, S2 (NUMERACJA OD GÓRY DIAGRAMU).

2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od adresu 0 proszę o podane **struktury binarnej instrukcji: określenie zawartości poszczególnych pól i uzasadnienia dla niezbędnego rozmiaru każdego pola instrukcji**.

Komentarz:

Jest to automat Mealeyego zatem **dostępna instrukcja to:**

if X then Z={} A+=Aj else Z={} A+=Ai+1 **nie - to zależy od automatu co jest dostępne**

tekst kodu:

S0:

A0: if A' then Z=0 A+=A0 else Z=0 A+=Ai+1

S1:

A1: if A then Z=0 A+=A4 else Z=0 A+=Ai+1

A2: if B' then Z=0 A+=A1 else Z=0 A+=Ai+1

A3: if 1 then Z=1 A+=A4

S2:

A4: if 1 then Z=1 A+=A5

bity operacji(1bit) - sprzeczne ze wskazanym typem rozkazu

Z' - 0

Z - 1

bity warunku(2bity)

A' - 00

A - 01

B' - 10

1 - 11

bity adresu(3bity)

A0 - 000

A1 - 001

A2 - 010

A3 - 011

A4 - 100

A5 - 101

razem 6 bitów

Na wejściu bramki NOT w chwili $t=0$ pojawiło się zbocze narastające.

Kolejne zmiany tego sygnału pojawiły się w chwilach:

10,20,30,40,50,60 (ns)

Proszę określić momenty zmian na wyjściu bramki jeżeli w modelu bramki uwzględniane jest tylko opóźnienie transportowe i czas propagacji $t_{pHL}=2ns$ a $t_{pLH}=1ns$.

Format odpowiedzi: liczby oddzielone spacjami np.

5 6 77 88 1000

Odpowiedź: 2 11 22 31 42 51 62



Czy postaci funkcji przełączających 3 zmiennych zapisane w postaci kanonicznej w następujące sposoby (zmienne podano w kolejności rosnących wag zmiennych użytych do zapisu numeru kombinacji):

$f_1(a,b,c) = \Sigma(0,1,2,3,7)$ i

$f_2(a,b,c) = \Pi(4,5,6)$

są sobie równoważne ?

Proszę uzasadnić odpowiedź.

Funkcje są sobie równoważne ponieważ obie są zapisane na 3 bitach co daje nam zakres od 0-7 obie funkcje wspólnie przedstawiają ten zakres jedna definiuje implikanty w liczbach 0,1,2,3,7 jako iż nie ma wartości dont care implenty mamy w 4,5,6 co zgadza się z f_2 . Dodatkowo po minimalizacji obu funkcji szukając implikantów dostajemy to samo.

$f_1(a,b,c) = \Sigma(0,1,2,3,7) = \Pi(4,5,6) = f_2(a,b,c)$

Komentarz:

Proszę określić sposób podłączenia sygnałów X,Y,0,1 na wejścia multiplexera z dwoma wejściami adresowymi (wejście ADR0 ma mniejszą wagę), aby zrealizować funkcję $F=X \text{ XOR } Y$ wymagany format odpowiedzi:

MUXA: WE0= WE1= WE2=..... WE3= ADR0= ADR1=

MUXA: WE0=0 WE1=1 WE2=1 WE3=0 ADR0=Y ADR1=X

Komentarz:

[Strona główna](#) / [Moje kursy](#) / [WliT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliT-Inf-st-I\]](#) / [Podstawy techniki cyfrowej - 24/25 -Z](#)
/ [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 09:05
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 10:02
Wykorzystany czas	57 min. 18 sek.
Ocena	9,00 pkt. na 18,00 pkt. możliwych do uzyskania (50%)

**Informacja
zwrotna**

Gratuluje Państwu pozytywnych wyników egzaminu

Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskania punktów.

ocena 5 od 17 pkt - 6 osób

ocena 4,5 od 15 pkt - 14osób

ocena 4 od 13 pkt - 30 osób

ocena 3,5 od 11 pkt - 24 osoby

ocena 3 od 8 pkt - 43 osoby

W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przesyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.

Pytanie 1

Zakończone

Punkty: 0,00 z 4,00

Na podstawie analizy kodów Greya i kodu NKB zapisanych na 3 bitach zapisz równania bool'owskie iteracyjnego kombinacyjnego transkodera z kodu Greya na kod NKB.

g_0 - najbardziej znaczący bit kodu Geya

g_2 - najmniej znaczący bit kodu Greya

n_0 - najbardziej znaczący bit kodu NKB

n_2 - najmniej znaczący bit kodu NKB

Równania:

$$n_0 = g_0$$

$$n_1 = g_0'g_2 + g_0g_1'$$

$$n_2 = g_0g_1'g_2 + g_0'g_1g_2' + g_0g_1g_2 + g_0g_1'g_2'$$

Komentarz:

równania bool'owskie iteracyjnego kombinacyjnego transkodera

$$n_2 = g_2$$

$$n_1 = n_2 \text{ xor } g_1$$

$$n_0 = n_1 \text{ xor } g_0$$

Pytanie 2

Poprawnie

Punkty: 4,00 z 4,00

Proszę wykonać optymalizację ŁĄCZNĄ 2 funkcji $F_1(c,b,a) = \text{SUMA}(2,4,5,6,7)$ i $F_2(c,b,a) = \text{SUMA}(1,2,3)$ (wagi zmiennych a-1, b-2, c-4).

Proszę zapisać postacie funkcji po wykonaniu optymalizacji łącznej jako sumę iloczynów. Przykładowy format odpowiedzi: $F_1 = ab'c + bc'$ $F_2 = b'c$

Funkcje proszę podać w kolejności f_1 f_2 a zmienne proszę podać w iloczynach w porządku alfabetycznym.

Odpowiedź: $F_1 = a'b'c + c$ $F_2 = a'bc' + ac'$

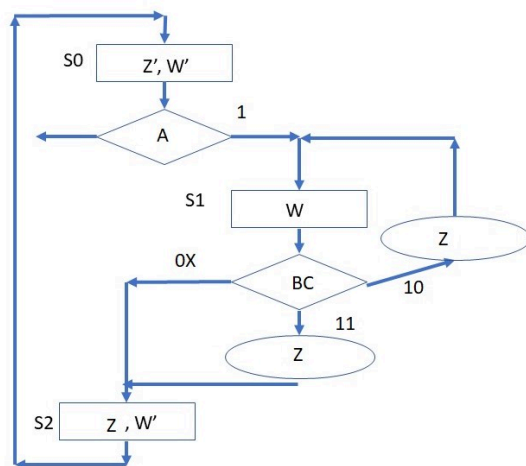


Komentarz:

Pytanie 3

Zakończone

Punkty: 1,00 z 4,00



W diagramie ASM prostokąty wskazują nowy stan układu cyfrowego, a X oznacza wartość dowolną sygnału. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik, multiplekser warunku, multiplekser wyboru sterowania. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę przypisać instrukcje do stanów S0, S1, S2.
2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od adresu 0 proszę o podane **struktury binarnej instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

Automat Mealy'ego

Dostępna instrukcja:

Ai: if x then Z={}, A+= Aj, else Z={}, A+= Ai + 1

Komentarz:

Pytanie 4

Poprawnie

Punkty: 2,00 z 2,00

Na wejściu bramki NOT w chwili $t=0$ pojawiło się zbocze narastające.

Kolejne zmiany tego sygnału pojawiły się w chwilach:

10,20,30,40,50,60 (ns)

Proszę określić momenty zmian na wyjściu bramki jeżeli:

- w modelu bramki uwzględniane jest zarówno opóźnienie transportowe jak i opóźnienie inercyjne
- czas propagacji wynosi $t_{pHL}=2\text{ns}$ a $t_{pLH}=1\text{ns}$
- czas pochłaniania wynosi 3 ns

Format odpowiedzi: liczby oddzielone spacjami np.

5 6 77 88 1000

Odpowiedź: 2 11 22 31 42 51 62



Pytanie 5

Zakończono

Punkty: 2,00 z 2,00

Czy postaci funkcji przełączających 5 zmiennych zapisane w postaci kanonicznej w następujące sposoby (zmienne podano w kolejności rosnących wag zmiennych użytych do zapisu numeru kombinacji):

$f_1(a,b,c,d,e) = \text{SIGMA}(7,1,2,3)$ i

$f_2(a,b,c,d,e) = \text{PI}(0,6,5,4)$

są sobie równoważne ?

Proszę uzasadnić odpowiedź.

$F_1(a,b,c,d,e) = \text{SIGMA}(7,1,2,3) = \text{PI}(0,4,5,6,8,9,10,11,12,13,14,15,16,17,18,19,20,21,22,23,24,25,26,27,28,29,30,31) \neq \text{PI}(0,6,5,4) = F_2(a,b,c,d,e)$

Zatem funkcje te nie są sobie równoważne.

Komentarz:

Pytanie **6**

Niepoprawnie

Punkty: 0,00 z 2,00

Podaj równania sygnałów na wejściach J i K przerzutnika JK naśladowującego działanie przerzutnika D. Q oznacza wyjście przerzutnika JK.

W postaciach skróconych funkcji przyjęto następujące wagi zmiennych Q-2, D-1, a **wymagany** format odpowiedzi to:

$J(Q,D) = \text{SUM}(\dots), d(\dots)$

$K(Q,D) = \text{SUM}(\dots), d(\dots)$

Odpowiedź: $J(Q,D) = \text{SUM}(1), d(2,3)$ $K(Q,D) = \text{SUM}(3), d(0,1)$



[Strona główna](#) / [Moje kursy](#) / [WliT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliT-Inf-st-I\]](#) / [Podstawy techniki cyfrowej - 24/25 -Z](#)
/ [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 13:18
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 13:48
Wykorzystany czas	30 min. 49 sek.
Ocena	6,00 pkt. na 18,00 pkt. możliwych do uzyskania (33,33%)

**Informacja
zwrotna**

Gratuluje Państwu pozytywnych wyników egzaminu

Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskania punktów.

ocena 5 od 17 pkt - 6 osób

ocena 4,5 od 15 pkt - 14osób

ocena 4 od 13 pkt - 30 osób

ocena 3,5 od 11 pkt - 24 osoby

ocena 3 od 8 pkt - 43 osoby

W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przesyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.

Pytanie 1

Zakończono

Punkty: 0,00 z 4,00

Dla maczyrowego układu mnożącego (wykorzystującego przeniesienia w następnym kroku sumowania) proszę określić dla mnożenia liczb 15 i 12 wartości wektorów sumowanych w kolejnych krokach.

Dla każdego kroku sumowania należy określić

wartości sumowanych na sumatorach wektorów, liczba bitów każdego z sumowanych wektorów, wynik sumowania

1: 1,2,3; 4;5- odpowiedź oznacza, że w kroku 1 sumowane są wartości 4 bitowe 1,2,3, wynik tego sumowania to 5

1: 0; 4;0

2: 0,0; 4;0

3: 0,0,1; 4;1

4: 0,0,1,1; 4;2

5: 1,0,1,1; 4;3

6: 1,1,1; 4;3

7: 1,1; 4;2

8: 1; 4;1

Komentarz:

niepoprawnie, kroków sumowania są 4, 3 sumowania (bez propagacji) ze względu na 4 składniki i końcowe sumowanie z propagacją przeniesienia

brak zrozumiałej i wyjaśnionej odpowiedzi np.

1: 0,0;3;0,0 - w pierwszym kroku sumowane są wartości 3 bitowe 0 i 0, w wyniku powstają dwa wektory: wyniku = 0 i przeniesienia =0
por. wykład

Pytanie 2

Niepoprawnie

Punkty: 0,00 z 4,00

Proszę wykonać optymalizację ŁĄCZNĄ 2 funkcji $F1(c,b,a)=SUMA(0,1,2,3,6)$ i $F2(c,b,a)=SUMA(1,3,5,6,7)$ (wagi zmiennych a-1, b-2, c-4).

Proszę zapisać postacie funkcji po wykonaniu optymalizacji łącznej jako sumę iloczynów. Przykładowy format odpowiedzi: $F1=ab'c+bc'$ $F2= b'c$

Funkcje proszę podać w kolejności f1 f2 a zmienne proszę podać w iloczynach w porządku alfabetycznym.

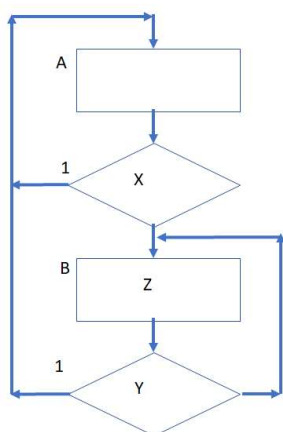
Odpowiedź: $F1=a'c'+ac'+a'bc$ $F2=ac+ac'+a'bc$



Pytanie 3

Zakończone

Punkty: 0,00 z 4,00



W diagramie ASM prostokąty oznaczone A i B definiują stan układu cyfrowego. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik i multiplexer warunku. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę przypisać instrukcje do stanów A,B.
2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od adresu 0 proszę o podane **struktury binarnej instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

Ai: Z if x else Ai+=1

A: B if X=0

B: A if Y=1

A = 0

B = 1

Potrzebne bity:

warunki: 2 bity

instrukcje: 1 bit

Komentarz:

BRAK ZNAJOMOŚCI DOSTĘPEJ INSTRUKCJI, KOD NIEPOPRAWNY

Pytanie **4**

Poprawnie

Punkty: 2,00 z 2,00

Na wejściu bramki NOT w chwili $t=0$ pojawiło się zbocze narastające.

Kolejne zmiany tego sygnału pojawiły się w chwilach:

10,20,30,40,50,60 (ns)

Proszę określić momenty zmian na wyjściu bramki jeżeli:

- w modelu bramki uwzględniane jest zarówno opóźnienie transportowe jak i opóźnienie inercyjne
- czas propagacji wynosi $t_{pHL}=2\text{ns}$ a $t_{pLH}=1\text{ns}$
- czas pochłaniania wynosi 3 ns

Format odpowiedzi: liczby oddzielone spacjami np.

5 6 77 88 1000

Odpowiedź:

Pytanie **5**

Zakończzone

Punkty: 2,00 z 2,00

Czy postaci funkcji przełączających 3 zmiennych zapisane w postaci kanonicznej w następujące sposoby (zmienne podano w kolejności rosnących wag zmiennych użytych do zapisu numeru kombinacji):

$f_1(a,b,c) = \text{SIGMA}(0,1)$ i

$f_2(a,b,c) = \text{PI}(2,3,4,5,6,7)$

są sobie równoważne ?

Proszę uzasadnić odpowiedź.

Tak, funkcje są sobie równoważne, ponieważ po zmianie postaci f_2 na zapis przedstawiający implikanty, funkcje są takie same. Dodatkowo w funkcjach nie powtarzają się żadne liczby, a suma zbioru obydwu funkcji jest zbiorem pełnym

Komentarz:

Pytanie **6**

Zakończone

Punkty: 2,00 z 2,00

Multipleksery A i B z jednym wejściem adresowym odpowiednio oznaczonym ADRA, ADRB mają wyjścia generujące sygnały MUXA i MUXB. Proszę określić sposób podłączenia sygnałów X,Y,0,1, MUXB na wejścia multiplekserów , aby $MUXA = X \text{ NOR } Y$

wymagany format odpowiedzi:

MUXA: AWE0= AWE1= ADRA=

MUXB: BWE0= BWE1= ADRB=

MUXA: AWE0=MUXB AWE1=0 ADRA=Y

MUXB: BWE0=1 BWE1=0 ADRB=X

Komentarz:

[Strona główna](#) / [Moje kursy](#) / [WliT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliT-Inf-st-I\]](#) / [Podstawy techniki cyfrowej - 24/25 -Z](#)
/ [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 10:27
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 11:27
Wykorzystany czas	1 godzina
Ocena	9,50 pkt. na 18,00 pkt. możliwych do uzyskania (52,78%)
Informacja zwrotna	Gratuluje Państwu pozytywnych wyników egzaminu Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskana punktów. ocena 5 od 17 pkt - 6 osób ocena 4,5 od 15 pkt - 14osób ocena 4 od 13 pkt - 30 osób ocena 3,5 od 11 pkt - 24 osoby ocena 3 od 8 pkt - 43 osoby W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przysyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.

Pytanie **1**

Zakończone

Punkty: 0,00 z 4,00

Dla maczyrowego układu mnożącego (wykorzystującego przeniesienia w następnym kroku sumowania) proszę określić dla mnożenia liczb 15 i 12 wartości wektorów sumowanych w kolejnych krokach.

Dla każdego kroku sumowania należy określić

wartości sumowanych na sumatorach wektorów, liczba bitów każdego z sumowanych wektorów, wynik sumowania

1: 1,2,3; 4;5- odpowiedź oznacza, że w kroku 1 sumowane są wartości 4 bitowe 1,2,3, wynik tego sumowania to 5

1. Krokowa analiza sumowania

1. sum - 0000 , Liczba bitów - 4, Wynik sumowania 0000 (0)

2. Sum - 1111, Liczba bitów - 4, Wynik sumowania 1111 (15)

3. Sum - 1111 (shift1), liczba bitów 4 Wynik sumowania 11110 (30)

4. Sum - 0000, Liczba bitów 4, wynik sumowania 00000 (0)

Ostateczny wynik to 10110100 = 180

Komentarz:

nie podano liczb sumowanych?

brak zrozumiałej i wyjaśnionej odpowiedzi np.

1: 0,0:3:0,0 - w pierwszym kroku sumowane są wartości 3 bitowe $7*0=0$ i $7*0=0$, w wyniku powstają dwa wektory: wyniku = 0 i przeniesienia =0

por. wykład

Pytanie **2**

Zakończone

Punkty: 3,00 z 4,00

Przy użyciu wyjść (Qa, QB, QC,...) licznika pseudopierścieniowego i bramek logicznych proszę wygenerować 2 sygnały zegarowe X i Y o okresie 8T i przesunięciu fazy o T oraz o wypełnieniu poziomem wysokim 1/8 i 1/4.

Proszę określić:

1. minimalną liczbę wymaganych przerzutników w układzie oraz zależność okresów zegara zewnętrznego Tclk i T
2. w jaki sposób należy przygotować poszczególne przerzutniki do pracy oraz
3. jakie funkcje sygnałów wyjść licznika pozwolą na uzyskanie wymaganych sygnałów X i Y bez **hazardu**.

Wymagany format odpowiedzi:

$X(QA, QB, \dots) = \text{SIGMA}(\dots)$ $Y(QA, QB, \dots) = \text{SIGMA}(\dots)$ zmienne podano w kolejności malejących wag

oraz **równania w postaci minimalnej** (po optymalizacji) jako suma iloczynów.

1. 4 przerzutniki

2. Wyzerować przerzutniki

3.

$X(QA, QB, QC, QD) = \text{SIGMA}(QA'QD')$

$Y(QA, QB, QC, QD) = \text{SIGMA}(QA, QC')$

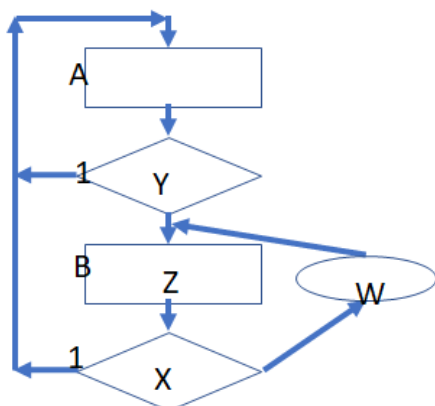
Komentarz:

błąd opisu !

Pytanie 3

Zakończone

Punkty: 2,50 z 4,00



W diagramie ASM prostokąty wskazują nowy stan (stany oznaczone przez A i B) układu sterowania. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik, multiplekser warunku i multiplekser wyboru sterowania. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

- Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę powiązać w opisie przygotowaną instrukcję z symbolem (A,B) obsługiwanego stanu automatu.
- Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od adresu 0 proszę o podane **struktury binarnej instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

1.

Automat Mealy'ego

Dostępna instrukcja:

Ai: if X then Z={} A+= A_j else Z={} A+=A_i+1

A0: if Y then Z=0 A+=A0 else Z=1 A+=A1

A1: if X then Z=0 A+=A0 else Z=0 A+=A2

A2: if 1 then Z=W A+=A1 else Z=0, Ai+=A3

2. Struktura Binarna

3 warunki

Y-00

X-01

1-10

Potrzebujemy dwóch bitów aby je zapisać w kodzie NKB

Komentarz:

A0: if Y then Z=0 A+=A0 else **Z=1** A+=A1A1: if X then Z=0 A+=A0 else **Z=0** A+=A2

A2: if 1 then Z=W A+=A1 else Z=0, Ai+=A3

bold - niezgodne z diagramem

Pytanie **4**

Nie udzielono odpowiedzi

Punkty maks.: 2,00

W układzie cyfrowym z połączonymi szeregowo rejestrem A, układem kombinacyjnym i rejestrem B proszę:

- określić wzór na warunek podtrzymania danych na wejściu drugiego rejestru
- określić czy warunek jest spełniony i obliczyć jaka jest wartość zapasu bezpieczeństwa dla tego warunku (wielkość zapasu bezpieczeństwa dodatnia oznacza dystans od sytuacji gdy warunek staje się warunkiem krytycznym czyli warunkiem na granicy spełnienia)

Wzór i obliczenia należy wykonać w oparciu o następujące parametry:

- czas propagacji rejestru - odpowiednio $T_{pA} = T_{pB} = 5$
- czas propagacji układu kombinacyjnego $T_{pk} = 5$
- czas wyprzedzenia rejestru - odpowiednio $T_{wA} = T_{wB} = 3$
- czas podtrzymania rejestru - odpowiednio $T_{hA} = T_{hB} = 1$
- okres zegara T_{clk}

W ramach odpowiedzi należy wypełnić pola: znak? , wyrażenie? , wartość ? oraz usunąć nieprawidłowe JEST lub NIE_JEST

Wzór na warunek czasu podtrzymania: T_{hB} znak? wyrażenie?

Warunek czasu podtrzymania JEST/NIE_JEST spełniony.

Zapas czasu T_{hB} = wartość?

Pytanie 5

Zakończono

Punkty: 2,00 z 2,00

Czy postacie funkcji przełączających 3 zmiennych zapisane w postaci kanonicznej w następujące sposoby (zmiennie podano w kolejności rosnących wag zmiennych użytych do zapisu numeru kombinacji):

$$f_1(a,b,c) = \text{SIGMA}(1,2,3,7) \text{ i}$$

$$f_2(a,b,c) = \text{PI}(4,5,6)$$

są sobie równoważne ?

Proszę uzasadnić odpowiedź.

Funkcje nie są sobie równoważne, ponieważ

$$f_1(a,b,c) = \text{SIGMA}(1, 2, 3, 7) = \text{PI}(0, 4, 5, 6)$$

$$f_2(a,b,c) = \text{PI}(4, 5, 6) = \text{SIGMA}(0, 1, 2, 3, 7)$$

Czyli $f_1(a, b, c) \neq f_2(a, b, c)$

Komentarz:

Pytanie 6

Poprawnie

Punkty: 2,00 z 2,00

Podaj równanie sygnału na wejściu T przerzutnika T naśladującego działanie przerzutnika JK. Q oznacza wyjście przerzutnika T.

W postaci skróconej funkcji przyjęto następujące wagi Q-4, J-2, K-1, a **wymagany** format odpowiedzi to:

$$T(Q,J,K) = \text{SUM}(\dots), d(\dots)$$

Odpowiedź: $T(Q,J,K) = \text{SUM}(2,3,5,7), d()$



Komentarz:

Pytanie 1

Zakończzone

Punkty: 0,00 z 4,00

Oflaguj pytanie

Na podstawie ogólnych równań sumatora podaj równania bool'owskie **iteracyjnego kombinacyjnego** sumatora **odejmującego** wartość 1 od liczby binarnej wielobitowej zapisanej w kodzie uzupełnieniowym. Równania układu iteracyjnego wykorzystują sygnały bieżącej i poprzedniej iteracji.

 $y(0) = ?$
 $c(0) = ?$
 $y(n) = ?$
 $c(n) = ?$
 $y(0) = a(0) \text{ xor } 1 = a(0)'$
 $c(0) = a(0) \text{ nand } 1 = a(0)'$
 $y(n) = a(n) \text{ xor } c(n-1) = a(n)' * c(n-1) + a(n) * c(n-1)'$
 $c(n) = a(n) \text{ nand } c(n-1) = a(n)' * c(n-1)$

Komentarz:

 $y0 = a0'$
 $c0 = a0$
 $n > 0$
 $y_n = a_n' \text{ xor } c(n-1)$
 $c_n = a_n \text{ or } c(n-1)$

Pytanie 2

Poprawnie

Punkty: 4,00 z 4,00

Oflaguj pytanie

Proszę wykonać optymalizację ŁĄCZNĄ 2 funkcji $F1(c,b,a) = \text{SUMA}(2,4,5,6,7)$ i $F2(c,b,a) = \text{SUMA}(1,2,3)$ (wagi zmiennych a-1, b-2, c-4).

Proszę zapisać postacie funkcji po wykonaniu optymalizacji łącznej jako iloczyn sum. Przykładowy format odpowiedzi: $F1 = (a+b'+c)(b+c')$ $F2 = b'+c$

Funkcje proszę podać w kolejności f1 f2 a zmienne proszę podać w iloczynach w porządku alfabetycznym.

Odpowiedź: $F1 = (a+b+c)(a'+c)$ $F2 = (a+b+c)(c')$ 

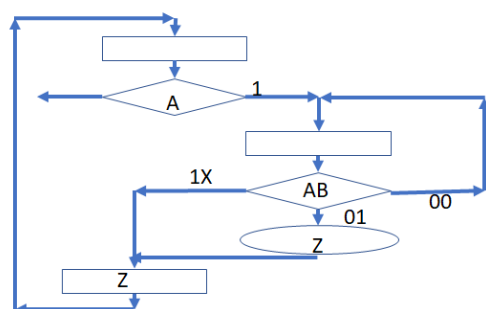
Komentarz:

Pytanie 3

Zakończzone

Punkty: 3,00 z 4,00

Oflaguj pytanie



W diagramie ASM prostokąty wskazują nowy stan układu cyfrowego, a X oznacza wartość dowolną sygnału. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik, multiplexer warunku i multiplexer wyboru sterowania. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę przypisać instrukcje do stanów S0, S1, S2 (NUMERACJA OD GÓRY DIAGRAMU).

2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od adresu 0 proszę o podane **struktury binarnej instrukcji**: **określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

instrukcja: Ai: if X then Z={} A+=A_i else Z={} A+=A_i+1

S0:

A0: if A' then Z=0, A+=A0 else Z=0, A_i+1

S1:

A1: if A then Z=1, A+=A4 else Z=0,A_i+1

A2: if B then Z=1, A+=A4 else Z=0,A_i+1

A3: if 1 then Z=0,A+=A1

S2:

A4: if 1 then Z=1,A+=A5

bity adresowe:

A0:000

A1:001

A2:010

A3:011

A4:100

A5:101

3 bity potrzebne

bity warunkowe:

A:00

A:01

B:10

1:11

2 bity potrzebne

Komentarz:

instrukcja: Ai: if X then Z={} A+=A_i else Z={} A+=A_i+1

S0:

A0: if A' then Z=0, A+=A0 else Z=0, A_i+1

S1:

A1: if A then **Z=1**, A+=A4 else Z=0,A_i+1

A2: if B then Z=1, A+=A4 else Z=0,A_i+1

A3: if 1 then Z=0,A+=A1

S2:

A4: if 1 then Z=1,A+=A5

bity adresowe:??

A0:000

A1:001

A2:010

A3:011

A4:100

A5:101

3 bity potrzebne

bity warunkowe:

A:00

A:01

B:10

1:11

2 bity potrzebne

sterowanie ?

Na wejściu bramki NOT w chwili $t=0$ pojawiło się zbocze narastające.

Kolejne zmiany tego sygnału pojawiły się w chwilach:

10,20,30,40,50,60 (ns)

Proszę określić momenty zmian na wyjściu bramki jeżeli w modelu bramki uwzględniane jest tylko opóźnienie transportowe i czas propagacji

$t_{pHL}=2\text{ns}$ a $t_{pLH}=1\text{ns}$.

Format odpowiedzi: liczby oddzielone spacjami np.

5 6 77 88 1000

Odpowiedź: 2 11 22 31 42 51 62



Pytanie 4

Poprawnie

Punkty: 2,00 z 2,00

[Oflaguj pytanie](#)

Wybierz prawdziwe stwierdzenia dotyczące układu mikroprogramowanego

Wybierz wszystkie poprawne:

- ☐ a. rejestr stanu jest niezbędny do realizacji instrukcji warunkowego skoku lub ominięcia instrukcji
- ☐ b. dekodery instrukcji odpowiadają za sterowanie multiplexerem warunków
- ☐ c. dekodery instrukcji są układem sekwencyjnym
- ☒ d. pozwala na implementację rozkazów obsługi pętli dzięki rejestrowi stanu ✓
- ☒ e. lista dostępnych typów mikroinstrukcji zależy od struktury układu mikroprogramowanego ✓
- ☐ f. sygnały kodujące warunki adresują pamięć ROM
- ☒ g. dekodery instrukcji odpowiadają za sterowanie multiplexerem adresowym ✓
- ☒ h. rozmiar słowa mikroinstrukcji zależy od długości mikro kodu ✓
- ☒ i. struktura mikroinstrukcji zależy od typu mikroinstrukcji ✓

Twoja odpowiedź jest poprawna.

Pytanie 5

Poprawnie

Punkty: 2,00 z 2,00

[Oflaguj pytanie](#)

Podaj równanie sygnału na wejściu D przerzutnika D naśladującego działanie przerzutnika JK. Q oznacza wyjście przerzutnika D.

W postaci skróconej funkcji przyjęto następujące wagi Q-4, J-2, K-1, a format **wymagany** odpowiedzi to:

$D(Q,J,K) = \text{SUM}(\dots), d(\dots)$

Odpowiedź: $D(Q,J,K) = \text{SUM}(2,3,4,6)$



Komentarz:

Pytanie 6

Poprawnie

Punkty: 2,00 z 2,00

[Oflaguj pytanie](#)

[Strona główna](#) / [Moje kursy](#) / [WliT](#) / [Informatyka](#) / [Stacjonarne](#) / [I stopień](#) / [Semestr 3 \[WliT-Inf-st-I\]](#) / [Podstawy techniki cyfrowej - 24/25 -Z](#)
/ [Materiały wykładowe i zakres materiału na egzamin](#) / [EGZAMIN PTC 14.02.2025](#)

Rozpoczęto	piątek, 14 lutego 2025, 10:27
Stan	Ukończone
Ukończono	piątek, 14 lutego 2025, 11:26
Wykorzystany czas	58 min. 35 sek.
Ocena	10,00 pkt. na 18,00 pkt. możliwych do uzyskania (55,56%)

**Informacja
zwrotna**

Gratuluje Państwu pozytywnych wyników egzaminu

Egzamin zaliczyły osoby, które uzyskały za swoją wiedzę i umiejętności 8 z 18 możliwych do uzyskania punktów.

ocena 5 od 17 pkt - 6 osób

ocena 4,5 od 15 pkt - 14osób

ocena 4 od 13 pkt - 30 osób

ocena 3,5 od 11 pkt - 24 osoby

ocena 3 od 8 pkt - 43 osoby

W przypadku zaobserwowania błędów oceniania - poprawne rozwiązania ocenione niepoprawnie - wyjaśnienia własnego toku rozumowania podczas analizy zadania i tworzenia rozwiązania proszę przesyłać na adres email z tematem PTC_EGZAMIN w terminie 2 dni tzn do 20.02 włącznie.

Pytanie 1

Zakończone

Punkty: 1,00 z 4,00

Podaj równania boolowskie pozwalające na realizację sumatora o antycypowanych (spodziewanych) przeniesieniach (lub przeniesieniach generowanych równoległe). Należy podać równania na przeniesienie z grupy bitów oraz grupowe (4 BITY) warunki propagacji i generacji przeniesienia.

GRUPOWY warunek generacji przeniesienia $Gg = ?$

GRUPOWY warunek propagacji przeniesienia $Pg = ?$

przeniesienie GRUPOWE $C = ?$

Proszę określić znacznie zmiennych występujących w równaniach.

$$Gg = G1P2P3P4 + P2P3P4 + P3P4 + P4$$

$$Pg = P1 P2 P3 P4$$

$$C = Pg + Gg + C(g-1)$$

$G1, G2, \dots$ - poszczególne bity danej liczby

$P1, P2, \dots$ - bity przeniesienia

$C(g-1)$ - przeniesienie grupowe

Komentarz:

legenda, wzór !?

Pytanie **2**

Zakończone

Punkty: 4,00 z 4,00

Przy użyciu wyjść (Qa, QB, QC,...) licznika pseudopierścieniowego i bramek logicznych proszę wygenerować 2 sygnały zegarowe X i Y o okresie 8T i przesunięciu fazy o 4T oraz o wypełnieniu poziomem wysokim 1/4 i 1/8.

Proszę określić:

1. minimalną liczbę wymaganych przerzutników w układzie oraz zależność okresów zegara zewnętrznego Tclk i T
2. w jaki sposób należy przygotować poszczególne przerzutniki do pracy oraz
3. jakie funkcje sygnałów wyjść licznika pozwolą na uzyskanie wymaganych sygnałów X i Y bez **hazardu**.

Wymagany format odpowiedzi:

$X(QA, QB, \dots) = \text{SIGMA}(\dots)$ $Y(QA, QB, \dots) = \text{SIGMA}(\dots)$ zmienne podano w kolejności malejących wag

oraz **równania w postaci minimalnej** (po optymalizacji) jako suma iloczynów.

minimalna liczba przerzutników wynosi 4

wszystkie przerzutniki należy wyzerować

$$X(QA, QB, QC, QD) = QB' * QD'$$

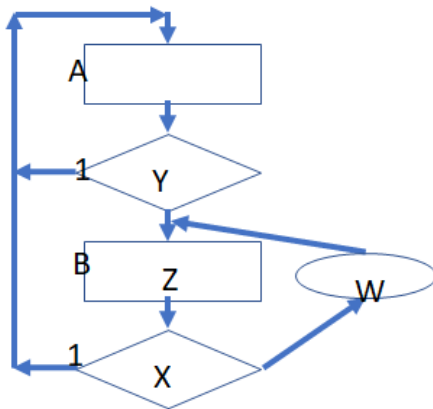
$$Y(QA, QB, QC, QD) = QA * QD$$

Komentarz:

Pytanie 3

Zakończone

Punkty: 3,00 z 4,00



W diagramie ASM prostokąty wskazują nowy stan (stany oznaczone przez A i B) układu sterowania. Automat mikroprogramowany zbudowany jest w oparciu o pamięć mikroprogramu, licznik, multiplekser warunku i multiplekser wyboru sterowania. Licznik posiada wejście zerowania i wejście trybu pracy, które w zależności od wartości pozwala na liczenie lub ładowanie wartości z wejść danych licznika. Proszę dla tego układu mikroprogramowanego **określić dostępną instrukcję**.

1. Używając wskazanej instrukcji proszę zapisać **tekst kodu** mikroprogramu implementującego zależności określone w diagramie ASM - specyfikujące działanie układu sterowania. Proszę powiązać w opisie przygotowaną instrukcję z symbolem (A,B) obsługiwanego stanu automatu.

2. Dla mikroprogramu implementującego diagram ASM zapisanego w pamięci od adresu 0 proszę o podane **struktury binarnej instrukcji: określenie** zawartości poszczególnych pól i **uzasadnienia dla** niezbędnego rozmiaru każdego pola instrukcji.

dostępna instrukcja: $A_i: \text{if } X \text{ then } Z = \{ \} A += A_j \text{ else } Z = \{ \} A += A_i + 1$

tekst kodu:

A0: if Y then Z = { } A += A0 else Z = {Z} A += A1 //S0

A1: if X' then W = {W} A += A1 else Z = { } A += A2 //S1

A2: if 1 then Z = { } A += A0 else Z = { } A += A3 //S1

kodowanie adresu

2 bity: A0-A3

A0 = 00

A1 = 01

A2 = 10

A3 = 11

kodowanie warunków:

2 bity:

Y=00

X'=01

1=10

kodowanie wartości: 2 bity

Z' = 00

Z = 01

W = 10

W sumie potrzebne 6 bitów dla pola instrukcji

Komentarz:

A0: if Y then Z = { } A += A0 else **Z = {Z}** A += A1 //S0

A1: if X' then W = {W} A+=A1 else Z = {} A+=A2 //S1

A2: if 1 then Z = {} A+=A0 else Z = {} A+=A3 //S1

bold niezgodne a diagramem

poła binarne - dwa sterowania warunkowe

Pytanie 4

Poprawnie

Punkty: 2,00 z 2,00

Na wejściu bramki NOT w chwili $t=0$ pojawiło się zbocze narastające.

Kolejne zmiany tego sygnału pojawiły się w chwilach:

10,20,30,40,50,60 (ns)

Proszę określić momenty zmian na wyjściu bramki jeżeli:

- w modelu bramki uwzględniane jest zarówno opóźnienie transportowe jaki i opóźnienie inercyjne
- czas propagacji wynosi $tpHL=2ns$ a $tpLH=1ns$
- czas pochłaniania wynosi 3 ns

Format odpowiedzi: liczby oddzielone spacjami np.

5 6 77 88 1000

Odpowiedź: 2 11 22 31 42 51 62



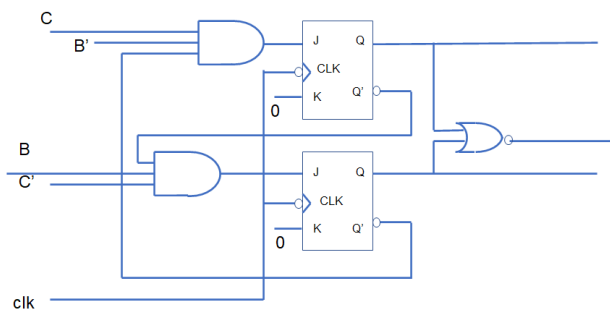
Pytanie 5

Niepoprawnie

Punkty: 0,00 z 2,00

W jakiej kolejności należy w poniższym układzie podawać bity 2 liczb zapisanych w kodzie NKB aby układ sekwencyjny pełnił zadanie komparatora?

O czym informuje górne wyjście układu?



Odpowiedź: liczby należy podawać w kolejności od najstarszego bitu, górne wyjście informuje o :



Pytanie **6**

Zakończone

Punkty: 0,00 z 2,00

Proszę określić sposób podłączenia sygnałów X,Y,0,1 na wejścia multiplexera z dwoma wejściami adresowymi (wejście ADR0 ma mniejszą wagę), aby zrealizować funkcję $F = X \text{ XOR } Y$

wymagany format odpowiedzi:

MUXA: WE0= WE1= WE2=..... WE3= ADR0= ADR1=

MUXA: WE0=0 WE1=1 WE2=1 WE3=0 ADR0=Y ADR1=X

Komentarz: